

06-26-00

A

Docket No: KYOW-900-(US)

JC845 U.S. PTO  
06/22/00

**NEW UTILITY PATENT APPLICATION  
TRANSMITTAL**

Docket No.  
KYOW-900-(US)  
Total pages in this submission

(Only for new nonprovisional applications under 37 CFR 1.53(b))

**TO THE ASSISTANT COMMISSIONER FOR PATENTS**

**Box Patent Application  
Washington, DC 20231**

Transmitted herewith for filing under 35 U.S.C. 111(a) and 37 CFR 1.53(b) is a new utility patent application for an invention entitled:

**SEMICONDUCTOR LIGHT-EMITTING ELEMENT**

and invented by:

Koichi Nitta, et al.

**IF A CONTINUATION APPLICATION**, check appropriate box and supply requisite information below and in a preliminary amendment:

☐ Continuation ☐ Divisional ☐ Continuation-in-part (CIP)

of prior application No.: \_\_\_\_\_

**Enclosed are:**

**Application Elements**

1. ☒ Filing fee as calculated and transmitted as described below.
2. ☒ Specification having 46 pages(s) and including the following:
  - a. ☒ Descriptive title of the invention
  - b. ☐ Cross references to related applications (*if applicable*)
  - c. ☐ Statement regarding Federally-sponsored research/development (*if applicable*)
  - d. ☐ Reference to microfiche appendix (*if applicable*)
  - e. ☒ Background of the invention
  - f. ☒ Brief summary of the invention
  - g. ☒ Brief description of the drawings (*if drawings filed*)
  - h. ☒ Detailed description
  - i. ☒ Claims as classified below
  - j. ☒ Abstract of the disclosure

JC845 U.S. PTO  
09/603118  
06/22/00

**Application Elements (continued)**

3. ☒ Drawing(s) (when necessary as prescribed by 35 U.S.C. 113)  
☐ Formal ☒ Informal Number of sheets: 22
4. ☒ Oath or Declaration  
a. ☐ Newly executed (original or copy) ☒ Unexecuted  
b. ☐ Copy from a prior application (37 CFR 1.63(d) (for continuation/divisional applications only)  
c. ☐ With Power of Attorney ☐ Without Power of Attorney
5. ☐ Incorporation by reference (usable if Box 4b is checked)  
The entire disclosure of the prior application, from which a copy of the oath or declaration is supplied under Box 4b, is considered as being part of the disclosure of the accompanying application and is hereby incorporated by reference therein.
6. ☐ Computer program in microfiche
7. ☐ Genetic sequence submission (if applicable, all must be included)  
a. ☐ Paper copy  
b. ☐ Computer-readable copy  
c. ☐ Statement verifying identical paper and computer readable copies
8. ☐ Assignment

**Accompanying Application**

9. ☐ Assignment papers (cover sheet & document(s))
10. ☐ 37 CFR 3.73(b) statement (when there is an assignee)
11. ☐ English translation document (if applicable)
12. ☐ Information Disclosure Statement/PTO-1449 ☐ Copies of IDS citations
13. ☐ Preliminary Amendment
14. ☒ Acknowledgment postcard
15. ☐ Certified copy of priority document(s) (if foreign priority is claimed)
16. ☒ Certificate of Mailing  
☐ First Class ☒ Express Mail (Label No.: EL 186 211 815 US )
17. ☐ Small Entity statement(s) -- # submitted \_\_\_\_\_ (if Small Entity status claimed)

**Accompanying Application (continued)**

- 18.
- ☒
- Additional enclosures (please identify below):

Claim of Foreign Priority

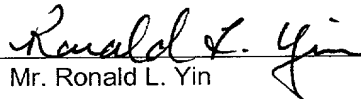
**Fee Calculation and Transmittal**

The filing fee for this utility patent application is calculated and transmitted as follows:

☒ Large Entity ☐ Small Entity

<b><u>CLAIMS AS FILED</u></b>					
For	# Filed	# Allowed	# Extra	Rate	Fee
<b>Total Claims</b>	33	- 20 =	13	x \$18.00	\$234.00
<b>Independent Claims</b>	3	- 3 =		x \$78.00	
<b>Multiple Dependent Claims (check if applicable)</b>				<input checked="" type="checkbox"/>	\$260.00
<b>Other Fees (specify purpose):</b>					
<b>BASIC FEE</b>					\$690.00
<b>TOTAL FILING FEE</b>					\$1,184.00

- ☒ A check in the amount of \$1,184.00 to cover the total filing fee is enclosed.
- ☒ The Commissioner is hereby authorized to charge and Deposit Account No. 12-1420 as described below. A duplicate copy of this sheet is enclosed.
- ☐ Charge the amount of \_\_\_\_\_ as filing fee.
- ☒ Credit any overpayment.
- ☒ Charge any additional filing fees required under 37 CFR 1.16 and 1.17.
- ☐ Charge the issue fee set in 37 CFR 1.18 at the mailing of the Notice of Allowance, pursuant to 37 CFR 1.31(b).

  
Mr. Ronald L. Yin

Dated: June 22, 2000Attorney Reg. No.: 27,607

**Limbach & Limbach L.L.P.**  
**2001 Ferry Building**  
**San Francisco, CA 94111**  
**(415) 433-4150**

Docket No.: KYOW-900-(US)  
(PATENT)

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:  
Koichi Nitta, et al.

Serial No.: Not Yet Assigned

Group Art Unit: Not Yet Assigned

Filed: Concurrently Herewith

Examiner: Not Yet Assigned

For: SEMICONDUCTOR LIGHT-EMITTING  
ELEMENT

**TRANSMITTAL LETTER**

Assistant Commissioner for Patents  
Washington, DC 20231

Dear Sir:

Applicant hereby claims foreign priority benefits under Title 35, United States Code, §119, in their prior Japanese Patent Application Nos. 1999-176795, filed on June 23, 1999, and 2000-179591, filed on June 15, 2000. A certified copy of the priority applications will be provided at a later date.

Dated: June 22, 2000

Respectfully submitted,

By Ronald L. Yin  
Mr. Ronald L. Yin  
Registration No.: 27,607

**LIMBACH & LIMBACH L.L.P.**

2001 Ferry Building  
San Francisco, CA 94111  
(415) 433-4150  
Attorneys for Applicants

I hereby certify that this document is being deposited with the U.S. Postal Service as Express Mail, Airbill No. EL 186 211 815 US, in an envelope addressed to: Commissioner of Patents, Washington, DC 20231, on the date shown below.  
Dated: 6-22-00 Signature: Melinda Rodriguez  
Melinda Rodriguez

## 半導体発光素子及びその製造方法

### BACKGROUND OF THE INVENTION

本発明は、半導体発光素子及びその製造方法に関する。

近年、屋外ディスプレイ装置や自動車用表示器等において、半導体発光素子が幅広く用いられている。半導体発光素子は、 $pn$ 接合領域に注入された電子とホールが発光再結合を利用したデバイスである。そして、発光層の半導体材料を変えることで、赤外から紫外までの発光を実現することができる。

本発明と関連する半導体発光素子の構成を図30に示す。 $n$ 型GaAs基板3201の表面上に、 $n$ 型GaAsバッファ層3202、InGaAlP及びGaAsから成りブラッグ反射効果を利用して光を反射する $n$ 型DBR (distributed Bragg Reflector) 反射層3203、InGaAlPから成る $n$ 型クラッド層3204、活性層3205、InGaAlPから成る $p$ 型クラッド層3206、AlGaAsから成る $p$ 型ウィンドウ層3207、 $p$ 型GaAsコンタクト層3208が順に形成されている。

そして、 $n$ 型GaAs基板3201の裏面側に $n$ 型電極3209、 $p$ 型GaAsコンタクト層3208上に $p$ 型電極3210を形成して発光素子に電力を供給し、活性層3205において発光を実現する。活性層3205から図中下方向へ向けて発生した光は反射層3203によって反射され、上方向に発生した光と共にウィンドウ層3207を介して素子の上方へ放射される。

しかし、上記半導体発光素子には次のような問題があった。

活性層3205から下方向へ向けて発生した光のうち、反射層3

203に向かって垂直に進む光は基板3201で吸収されることなく反射層3203で反射されて、有効に外部に取り出すことができる。

ところが、反射層3203に向かって斜め角度を持って進む光に対しては、反射層3203の反射率が極端に低く、活性層3205の発光を全て外部へ取り出すことができなかった。

また、半導体発光素子には、半導体結晶と大気の屈折率差による臨界角や結晶成長可能な基板での光吸収が存在する。このため、外部に取り出せる光は内部で発光した光のわずか数%にしか過ぎない。

本発明と関連する他の半導体発光素子の構成を、図26に示す。

p型半導体基板1000上に、多層反射膜1001、p型コンタクト層1002、p型クラッド層1003、発光層として作用する活性層1004、n型クラッド層1005、n型コンタクト層1006を形成し、さらにコンタクト層1002上にn型電極1007、コンタクト層1006上にp型電極1008を形成している。

活性層1004で発光した光のうち、n型クラッド層1005側に出射された光は、クラッド層1005を通して外部に取り出される。

一方、p型クラッド層1003側に出射された光は、多層反射膜1001で反射されてn型クラッド層1005を通して外部に取り出される。

この構造によれば、基板1000側に出射された光を反射膜1001で反射することにより、外部へ取り出すことができる。

しかし、反射膜1001に対して垂直に入射しない光の反射率が低いこと、光取り出し面に光を遮蔽する電極1007、1008が

存在すること、反射膜 1 0 0 1 上に活性層 1 0 0 4 を形成することにより結晶性が悪く寿命が短い等の問題があった。

さらに、本発明と関連する他の半導体発光素子を図 2 7 に示す。  
n 型 G a P 基板 1 1 0 1 上に、n 型 I n G a P バッファ層 1 1 0 2、  
n 型 I n A l P クラッド層 1 1 0 3、発光層として作用する I n G  
a A l P 活性層 1 1 0 4、p 型 I n A l P クラッド層 1 1 0 5、p  
型 G a A s コンタクト層 1 1 0 6、さらにコンタクト層 1 1 0 6 上  
に p 型電極 1 1 0 7、基板 1 1 0 1 上に n 型電極 1 1 0 0 を形成し  
ている。

活性層 1 1 0 4 で発光した光は、n 電極 1 1 0 0 及び p 電極 1 1  
0 7 に反射され、p 電極 1 1 0 7 で遮蔽されていないコンタクト層  
1 1 0 6 から外部に取り出される。

しかしながら、この構造では電極 1 1 0 7 直下に集中した光を電  
極 1 1 0 7 が遮っているため、外部に出すことができないという問  
題があった。

また、図 2 7 に示された素子では、活性層 1 1 0 4 で発光した光  
は、結晶と空気との屈折率差が原因となって、発光した光のうち数  
% しか外部に取り出すことができなかった。

ところで、半導体発光素子には、赤色から緑色を発光するために、  
G a A s 系半導体材料を用いた化合物半導体発光素子、紫外光領域  
から青色、緑色領域に至る発光を行うために、 $A l_x G a_y I n_{1-x-y} N$  ( $0 \leq x, y \leq 1, x + y \leq 1$ ) を用いた窒化ガリウム  
系化合物半導体発光素子が実用化されている。

ところが、このような発光素子は、一般に屈折率 (G a N = 2.  
6 7、G a A s = 3. 6 2) が高いため、臨界角 (G a N = 2 1.

9 度、GaAs = 16.0 度) が小さく、光取り出し効率が低いという問題点があった。

また、GaAs 系においては、基板における光吸収が大きく、発光した光が基板に吸収されてしまい光取り出し効率が低かった。

このような、本発明と関連する半導体発光素子の例を図 29 に示す。

n-GaAs 基板 1300 に、n-GaAs バッファ層 1301、n-InGaAlP クラッド層 1302、InGaAlP 活性層 1303、p-InGaAlP クラッド層 1304、p-AlGaAs 電流拡散層 1305 を順次結晶成長する。さらに、p-AlGaAs 電流拡散層 1305 上には p 側電極パッド 1307、n-GaN 基板 1300 上に n 側電極 1306 を形成する。

この構造では、p 側電極 1307 から流れた電流は、p-AlGaAs 電流拡散層 1305 で広げられ、p-InGaAlP クラッド層 1304 から InGaAlP 活性層 1303 に電流が注入されて発光し、その光は p-AlGaAs 電流拡散層 1305 を通して素子外部に取り出される。

この構造の GaAs 系化合物半導体発光素子においては、活性層 1303 で発光した光のうち、基板 1300 側に出射した光は基板 1300 により吸収されてしまい、素子外部へ光を取り出すことができないという問題があった。具体的には、発光した光のうち 50% は取り出すことができず、高輝度化のためには致命的であった。

上述のように、本発明と関連する素子には、光取り出し効率が低いという問題があった。

## SUMMARY OF THE INVENTION



従って、本発明は上記事情に鑑み、発光層から発生した光を効率良く外部へ取り出すことが可能な半導体発光素子を提供することを目的とする。

本発明によれば、基板と、前記基板上に形成され、金属材料を含み、光を反射する反射層と、前記反射層上に形成され、発光する発光層と、前記発光層上に形成され、透光性を有する透光性電極とを備える半導体発光素子が提供される。

ここで、前記発光層は、活性層の両面を第1、第2のクラッド層で挟持したダブルヘテロ構造を有することが望ましい。

前記基板の表面上と前記反射層との間に、一導電型電極を有し、前記反射層と前記発光層との間に一導電型コンタクト層を有し、前記発光層と前記前記透光性電極との間に逆導電型コンタクト層を有することもできる。

前記基板の表面上と前記反射層との間に、一導電型電極を有し、前記反射層と前記発光層との間に一導電型コンタクト層を有し、前記発光層と前記前記透光性電極との間に逆導電型コンタクト層を有することもできる。

前記一導電型コンタクト層と前記第1のクラッド層との間に、この両者のバンドギャップの中間のバンドギャップを有する歪み緩和層をさらに備えることも可能である。

前記一導電型コンタクト層及び前記逆導電型コンタクト層は、それぞれInGaP又はInGaAlPであってもよい。

前記一導電型電極と前記反射層との間に、中間層をさらに含むこともできる。

前記反射層は、透明導電膜と、金属から成る膜との2層構造であ

ってもよい。

前記透光性電極は、ITO膜を用いて形成されていてもよい。

前記基板は、金属材料を含む基板であると、良好な放熱性が得られる。

前記第1、第2のクラッド層のバンドギャップが、前記活性層のバンドギャップよりも大きくなるように、それぞれの組成が調整されていることが望ましい。

前記活性層は、井戸層と障壁層とを含む単一量子井戸構造、又は多重量子井戸構造であってもよい。

上記本発明によれば、金属材料で形成された反射層を用いることで、反射層への入射光の角度に依存することなく高い反射率を得ることができ、素子内部で発生した光を効率良く外部へ取り出すことが可能である。

また、本発明の半導体発光素子は、透光性を有する半導体基板と、前記半導体基板上に、前記半導体基板に対して格子整合したバッファ層と、前記バッファ層上に形成された発光層と、前記バッファ層上に配置された第1の電極と、前記発光層上に配置され、光反射性を有する第2の電極とを備えることを特徴とする。

本発明によれば、透光性を有する基板から光を取り出すことにより、光取り出し効率の向上及び高輝度化が実現され、また基板に格子整合したバッファ層を有するため、結晶性が良く長寿命を達成することができる。

また本発明の半導体発光素子は、半導体基板と、前記半導体基板上に形成された発光層と、同一面上に配置された第1及び第2の電極とを備え、前記発光層から発光した光が通過するように、前記半

導体基板には光取り出し窓が形成されていることを特徴とする。

第1、第2電極が同一面側に形成されることから、このうちの一つの電極を放熱板上に直接形成することで、大電流まで光出力が飽和することなく高輝度化が実現される。

本発明の半導体発光素子の製造方法は、透光性を有する半導体基板上に、前記半導体基板に対して格子整合するようにバッファ層を形成する工程と、前記バッファ層上に、第1のコンタクト層、第1のクラッド層、発光層、第2のクラッド層及び第2のコンタクト層を順次形成する工程と、前記第1のクラッド層、前記発光層、前記第2のクラッド層及び前記第2のコンタクト層を一部除去して前記第1のコンタクト層の表面を露出させる工程と、露出した前記第1のコンタクト層の表面上に第1の電極を形成する工程と、前記第2のコンタクト層の表面上に、光反射性を有する第2の電極を形成する工程とを備えることを特徴とする。

また本発明の半導体発光素子の製造方法は、半導体基板上に、バッファ層、第1のコンタクト層、第1のクラッド層、発光層、第2のクラッド層及び第2のコンタクト層を順次形成する工程と、前記第1のクラッド層、前記発光層、前記第2のクラッド層及び前記第2のコンタクト層を一部除去して前記第1のコンタクト層の表面を露出させる工程と、露出した前記第1のコンタクト層の表面上に第1の電極を形成する工程と、前記第2のコンタクト層の表面上に、光反射性を有する第2の電極を形成する工程と、前記半導体基板に対し、前記第2の電極と対向する箇所光取り出し窓を形成する工程とを備えることを特徴とする。

本発明の半導体発光素子は、透光性を有する半導体基板と、前記

半導体基板上に形成された、発光層とこの発光層の両面を挟持する第1、第2のクラッド層とを含むダブルヘテロ構造体と、前記ダブルヘテロ構造体上に形成され、凹状の表面を有するコンタクト層とを備えている。

透光性を有する基板上に形成されたコンタクト層に凹状の領域を設けることで、発光層からの光を側面等に反射して素子外部へ有効に取り出せることができるので、光取り出し効率が向上する。

本発明の半導体発光素子の製造方法は、透光性を有する半導体基板上に、バッファ層、第1のクラッド層、発光層、第2のクラッド層及びコンタクト層を順次形成する工程と、前記コンタクト層の表面を凹状に加工する工程と、前記コンタクト層の表面上に、光反射性を有する第1の電極を形成する工程と、前記半導体基板の表面上に、前記第1の電極と対向する箇所が除去されるように第2の電極を形成する工程とを備える。

あるいは、本発明の半導体発光素子の製造方法は、透光性を有する半導体基板上に、格子整合するようにバッファ層を形成する工程と、前記バッファ層上に、第1のクラッド層、発光層、第2のクラッド層及びコンタクト層を順次形成する工程と、前記コンタクト層の表面を凹状に加工する工程と、前記コンタクト層の表面上に、光反射性を有する第1の電極を形成する工程と、前記半導体基板の表面上に第2の電極を形成する工程とを備えることを特徴とする。

本発明の半導体発光素子は、半導体基板上に少なくとも発光層が形成され、前記半導体発光素子が五角以上の多角柱、又は円柱の形状を有することを特徴とする。

素子形状が多角柱、あるいは円柱であることから、四角柱である場合と比較して端面での全反射が減少し、素子内部の光を端面から外部へ有効に取り出すことが可能であり、光取り出し効率が向上する。

また本発明の半導体発光素子は、面方向に発光する発光層を有する半導体発光素子であって、前記発光層の少なくとも一方の面側にフォトニクス結晶層を有することを特徴とする。

前記フォトニクス結晶層は、前記発光層に対し、前記化合物半導体発光素子における光取り出し面の反対側に形成されていてもよい。

あるいは、前記フォトニクス結晶層は、前記発光層に対し、前記半導体発光素子における光取り出し面側に形成されており、前記光取り出し面に対して略垂直方向に貫通転位が存在し、前記発光層から発光した光を通過させるものであってよい。

本発明の半導体発光素子は、半導体基板と、前記半導体基板上に形成されたコンタクト層と、前記コンタクト層上に形成された第1のクラッド層と、前記第1のクラッド層上に形成された発光層と、前記発光層上に形成された第2のクラッド層とを備え、前記第1のクラッド層に接する前記コンタクト層の界面には凹凸が形成されており、屈折率に分布が存在することにより、前記発光層から発光した光がこの界面により反射されることを特徴とする。

また本発明の半導体発光素子は、半導体基板と、前記半導体基板上に形成された発光層とを備え、前記半導体基板は、エッジがだれた形状を有する。

あるいは、本発明の半導体発光素子は、フォトニクス結晶層と、前記フォトニクス結晶層の一方の面上と他方の面上にそれぞれ少なくとも1つずつ形成された発光素子とを備え、前記発光素子はそれ

それぞれ異なる発光波長で発光することを特徴とする。

また本発明の半導体発光素子は、透光性を有する半導体基板と、前記半導体基板上に形成されたブラッグ反射層と、前記ブラッグ反射層上に形成された活性層と、前記活性層上に形成されたフォトンクス結晶層とを備えている。

本発明の半導体発光素子の製造方法は、第1の半導体基板上に、バッファ層、第1のクラッド層、発光層、第2のクラッド層を順次形成する工程と、第2の半導体基板上に、フォトンクス結晶層を形成する工程と、前記第2のクラッド層と前記フォトンクス結晶層とを融着する工程と、前記第1の半導体基板及び前記バッファ層を除去する工程とを備える。

あるいは、本発明の半導体発光素子の製造方法は、透光性を有する第1の半導体基板上に、バッファ層、コンタクト層、第1のクラッド層、発光層、第2のクラッド層を順次形成する工程と、第2の半導体基板上に、フォトンクス結晶層を形成する工程と、前記第1の半導体基板と前記フォトンクス結晶層とを融着する工程と、前記第2の半導体基板を除去する工程とを備え、前記フォトンクス結晶層には、光取り出し面に対して略垂直方向に貫通転位が存在し、前記発光層から発光した光を通過させる。

あるいはまた、本発明の半導体発光素子の製造方法は、半導体基板上に、コンタクト層を形成する工程と、前記コンタクト層の表面上に凹凸を形成する工程と、前記コンタクト層上に、第1のクラッド層、発光層、第2のクラッド層を順次形成する工程とを備え、前記第1のクラッド層に接する前記コンタクト層の界面に形成した凹凸によって屈折率に分布が存在し、前記発光層から発光した光がこ

の界面により反射されることを特徴とする。

本発明の半導体発光素子は、半導体基板上に、少なくとも発光層を形成する工程と、前記半導体基板のエッジを除去する加工を行い、前記エッジがだれた形状とする工程とを備えている。

本発明の半導体発光素子の製造方法は、透光性を有する第1の半導体基板上に、バッファ層を形成する工程と、前記バッファ層上に、ブラッグ反射層を形成する工程と、前記ブラッグ反射層上に、発光層、クラッド層、接着層を順次形成する工程と、第2の半導体基板上にフォトニクス結晶層を形成する工程と、前記接着層を介して、前記クラッド層と前記フォトニクス結晶層とを接着する工程と、前記第2の半導体基板を除去する工程とを備えることを特徴としている。

発光層の一方の面にフォトニクス結晶層、あるいは半導体層内部において屈折率分布を有する領域が設けられていることにより、発光層において発光した光が効率よく素子の外部へ取り出されるので、取り出し効率が向上し高輝度化が実現される。

## BRIEF DESCRIPTION OF THE DRAWINGS

図1は、本発明の第1の実施例による半導体発光素子の構成を示した縦断面図。

図2は、本発明の第2の実施例による半導体発光素子の構成を示した縦断面図。

図3は、本発明の第3の実施例による半導体発光素子の構成を示した縦断面図。

図4は、本発明の第4の実施例による半導体発光素子の製造方法

の一工程における素子の縦断面を示した縦断面図。

図 5 は、同半導体発光素子の製造方法における図 4 に示された工程に続く工程の素子の縦断面を示した縦断面図。

図 6 は、同半導体発光素子の製造方法における図 5 に示された工程に続く工程の素子の縦断面を示した縦断面図。

図 7 は、同半導体発光素子の製造方法における図 6 に示された工程に続く工程の素子の縦断面を示した縦断面図。

図 8 は、同半導体発光素子の製造方法における図 7 に示された工程に続く工程の素子の縦断面を示した縦断面図。

図 9 は、本発明の第 5 の実施例による半導体発光素子の構成を示した縦断面図。

図 10 は、本発明の第 6 の実施例による半導体発光素子の構成を示した縦断面図。

図 11 は、本発明の第 7 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 12 は、本発明の第 8 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 13 は、本発明の第 9 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 14 は、本発明の第 10 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 15 は、本発明の第 11 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 16 は、本発明の第 12 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 17 は、本発明の第 13 の実施例による半導体発光素子の断面構造を示した縦断面図。



図 1 8 は、本発明の第 1 4 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 1 9 は、本発明の第 1 5 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 2 0 は、同第 1 5 の実施例による半導体発光素子における G a N 層の表面に凹凸を形成する方法を示した縦断面図。

図 2 1 は、同第 1 5 の実施例による半導体発光素子における G a N 層の表面に凹凸を形成する他の方法を示した縦断面図。

図 2 2 は、本発明の第 1 6 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 2 3 は、本発明の第 1 7 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 2 4 は、本発明の第 1 8 の実施例による半導体発光素子の断面構造を示した縦断面図。

図 2 5 は、G a N を用いたフォトリソグラフィ結晶の作製方法の手順を示す縦断面図。

図 2 6 は、本発明と関連する半導体発光素子の断面構造を示した縦断面図。

図 2 7 は、本発明と関連する他の半導体発光素子の断面構造を示した縦断面図。

図 2 8 は、G a N を用いたフォトリソグラフィ結晶の作製方法の手順を示す縦断面図。

図 2 9 は、本発明と関連するさらに他の半導体発光素子の断面構造を示した縦断面図。

図 3 0 は、本発明と関連する半導体発光素子の構成を示した縦断面図。

## DESCRIPTION OF THE PREFERRED EMBODIMENTS

以下、本発明の一実施の形態について図面を参照して説明する。

### (1) 第1の実施例

本発明の第1の実施例による半導体発光素子の構成を図1に示す。

p型シリコン基板3101の表面上に、Au/Znから成るp型電極3102及び3103、p型GaAsコンタクト層3104、 $\text{In}(x')\text{Ga}(y')\text{Al}(1-x'-y')$ Pから成るp型クラッド層3105、 $\text{In}(x'')\text{Ga}(y'')\text{Al}(1-x''-y'')$ Pから成る活性層3106、 $\text{In}(x''')\text{Ga}(y''')\text{Al}(1-x'''-y''')$ Pから成るn型クラッド層3107、n型GaAsコンタクト層3108、ITO(In dium Tin Oxide)透光性電極3109、ボンディング用Cr/Au電極3110が順に形成されている。そして、基板3101の裏面側にp型電極3111を形成し、電極3110及び3111間に電圧を印加して発光素子に電力を供給し、活性層3106において発光を実現する。

このような構成によれば、活性層3106から発生した光のうち、図中上方向に発光したものは透光性を有するクラッド層3107及び薄膜のGaAsコンタクト層3108を透過する。そして、透光性電極3109を透過して外部に放射される。

活性層3106から下方向へ向けて発光した光は、クラッド層3105及び薄膜のコンタクト層3104を透過し、反射層として作用する電極3103によって反射され、素子の上方へ向けて放射されて外部へ取り出される。

ここで、電極3103は従来の反射層と異なり、金属材料で形成

されている。このため、入射角度に対する反射率の変化が極めて小さく、ほぼ全反射を行うことができるので、効率良く光を取り出すことが可能である。

n型およびp型コンタクト層をInGaP又はInGaAlP材料に変えることで、クラッド層とのバンドギャップ差が減少し、動作電圧をさらに低減することが可能となる。

また、透光性電極3109の上面に金属から成る電極3110を設けることで、透光性電極3109が活性層3106に与える応力歪を緩和することができるので、信頼性が向上する。

さらに、p型電極3103を、透明導電膜とAlまたはAgを含む金属との層構造にすることで、反射率を高くすることができ、発光素子の光出力が増加する。

## (2) 本発明の第2の実施例

次に、本発明の第2の実施例について図2を用いて説明する。Al基板3301表面上に、SnPbから成る半田層3302、Au/Znから成るp型電極3303、厚さ500オングストローム、キャリア濃度 $1 \times 10^{19} \text{ cm}^{-3}$ のp型GaAsコンタクト層3304、厚さ $2 \mu\text{m}$ 、キャリア濃度 $5 \times 10^{18} \text{ cm}^{-3}$ の $\text{In}(x')\text{Ga}(y')\text{Al}(1-x'-y')\text{P}$  ( $0 \leq (x', y') \leq 1$ ) から成るp型クラッド層3305、 $\text{In}(x'')\text{Ga}(y'')\text{Al}(1-x''-y'')\text{P}$  ( $0 \leq (x'', y'') \leq 1$ ) から成る活性層3306、厚さ $1.5 \mu\text{m}$ 、キャリア濃度 $3 \times 10^{18} \text{ cm}^{-3}$ の $\text{In}(x''')\text{Ga}(y''')\text{Al}(1-x'''-y''')\text{P}$  ( $0 \leq (x''', y''') \leq 1$ ) から成るn型クラッド層3307、厚さ500オングストローム、キャリア濃度 $1 \times 10^{19} \text{ cm}^{-3}$ のn型GaAsコンタクト層3308、ITO (Indium Tin

oxide) 透光性電極 3309、ボンディング用 Cr/Au 電極 3310 が形成されている。

本実施例における構造によれば、A1 基板 3301 上に活性層 3306 及びクラッド層 3305 及び 3307 から成るダブルヘテロ構造の発光層が設けられている。このため、活性層 3306 で発生した熱が A1 基板 3301 を介して放熱される。この結果、摂氏 100 度の高温においても光の発光出力が低下することなく動作が可能である。

ここで、クラッド層 3305 及び 3307 の組成 ( $x'$ 、 $x''$ 、 $y'$ 、 $y''$ ) 及び活性層 3306 の組成 ( $x''$ 、 $y''$ ) を、クラッド層 3305 及び 3307 のバンドギャップが活性層 3306 のバンドギャップより大きくなるように調整することで、発光に寄与する電子と正孔の密度とを十分に高くすることが可能であり、光出力が向上する。また、活性層 3306 を数 10 オングストロームの井戸層と、数 10 オングストロームの障壁層から成る単一量子井戸構造あるいは多重量子井戸構造にすることで、低電流でかつ高い光出力を得ることができる。さらに、活性層 3306 の組成を変えることで、赤色から緑色までの発光が可能となる。また、n 型および p 型コンタクト層を、InGaP 又は InGaAlP にすることで、コンタクト層に光が吸収されることなく、取り出すことができる。

### (3) 本発明の第 3 の実施例

次に、本発明の第 3 の実施例について、図 3 を用いて説明する。n 型シリコン基板 3401 の下面及び上面に Au/Ge から成る n 型電極 3411 及び 3402 が形成され、n 型電極 3402 の表面上に、Au/Ni/Au から成る p 型電極 3403、p 型 GaN コ

ンタクト層 3404、AlGa<sub>N</sub>から成るp型クラッド層 3405、InGa<sub>N</sub>から成る活性層 3406、AlGa<sub>N</sub>から成るn型クラッド層 3407、n型Ga<sub>N</sub>コンタクト層 3408、ITO透光性電極 3409、ボンディング用Cr/Au電極 3410が形成されている。

この実施例によれば、ITO透光性電極 3409によって電流が広がって活性層 3406全体に注入されるので、活性層 3406の全域を発光させることができる。そして、活性層 3406より上方へ向けて発生した光は、透光性のあるクラッド層 3407を透過し、コンタクト層 3408及び電極 3409をさらに透過して外部へ放射される。また活性層 3406より下方へ向けて発生した光は、クラッド層 3405、コンタクト層 3404を透過した後、p型電極 3403で全反射された後、上方へ向けて放射され、外部へ取り出される。

反射層としての電極 3403が金属から成るため、光を内部吸収することなく全反射し、効率良く光を外部へ取り出すことが可能である。電極 3403は、Al、Agを含む金属にすることでさらに反射率が増加し、光出力が向上する。

ここで、クラッド層はIn(x<sub>1</sub>)Ga(y<sub>1</sub>)Al(1-x<sub>1</sub>-y<sub>1</sub>)N材料でもよく、組成x<sub>1</sub>、y<sub>1</sub>を変えることでバンドギャップを制御することができる。さらに、活性層 3406も同様に、In(x<sub>2</sub>)Ga(y<sub>2</sub>)Al(1-x<sub>2</sub>-y<sub>2</sub>)N材料であってもよく、組成x<sub>2</sub>、y<sub>2</sub>を変えることで、赤外から紫外までの発光を実現することができる。特に、クラッド層と活性層の格子定数を同じにすることで、低電流で高輝度が実現できる。紫外では、ITO透光性電極 3409の厚さを数100オングストロームに薄くし、あるいは数10オングストロームの薄膜金属を用いることで、さら

に光出力が高めることができる。

#### (4) 本発明の第4の実施例

次に、本発明の第4の実施例として、上記第1の実施例による半導体発光素子を製造する方法について、図4～図8を用いて説明する。

図4に示されたように、MOCVD法又はMBE法を用いて、GaAs基板3010上にGaAsバッファ層3011、InGaAlP選択エッチング層3012、n-GaAsコンタクト層3108、n-InGaAlPクラッド層3107、InGaAlPから成る活性層3106、p-InGaAlPクラッド層3105、p-GaAsコンタクト層3104を順次成長して形成する。

次に、図5に示されたように、コンタクト層3104の表面上にp型電極3103を形成した後、p型電極3103を、予め上面及び下面にp型電極3102及び3111を形成したp型シリコン基板3101に対して、SnPb等の半田層3013を介して接着する。

選択エッチング層3012を残してウェーハの端面をワックスでカバーした後、図6に示されたように燐酸または硫酸を用いて選択エッチング層3012をエッチングで除去する。ここで、燐酸または硫酸の温度を高くすることで、容易にエッチング除去を行うことができる。

次に、図7に示されたように、コンタクト層3108の表面上に透光性電極3109、ボンディング用電極3110を形成する。そして、スクライプ又はダイシングを行って複数のチップに分割する。

図8に示されたように、フレーム1あるいは基板上に、Agペースト4等を用いてLEDチップ2を搭載した後、Au線3を用いて

LEDチップ2とフレーム1又は基板との間でボンディング接続を行う。そして、LEDチップ2及びAu線3を覆うように、樹脂モールド5を形成する。

上述した実施例はいずれも一例であり、本発明を限定するものではない。上記第1、第3の実施例のように、基板としてp型シリコンあるいはn型シリコン基板を用いてもよく、上記第2の実施例のようにAlのような金属材料から成る基板を用いてもよい。金属材料はAlに限らず、例えばCu、Fe、ステンレス等であってもよい。

このような金属材料から成る基板を用いた場合には、放熱効果が極めて大きい。よって、数10A等の大電流を流す場合にも発熱による光出力の飽和が発生せず、摂氏100度の雰囲気温度においても動作が可能である。

#### (5) 第5の実施例

上記第1の実施例では、電極3102と電極3103とを直接接触させている。しかし、図9に示された第5の実施例のように、両電極3102、3103の間に、In、Ag、Ni、Cr等の材料を用いた中間層3120を介在させてもよい。この場合には、活性層の熱歪を低減することができるので、信頼性の向上が可能である。

#### (6) 第6の実施例

上記第1の実施例では、p型コンタクト層3104とp型クラッド層3105とが直接接触している。しかし、図10に示された第6の実施例のように、p型コンタクト層3104とp型クラッド層3105との間に、両者のバンドギャップの中間に位置する歪緩和

層を設けてもよい。この場合には、電流注入が原因となって、ヘテロ界面から転位が発生することを阻止することができる。この場合、歪緩和層に In を含ませることにより、結晶構造が柔らかくなり転位の増殖を抑制することができる。

#### (7) 第7の実施例

図11に、本発明の第7の実施例による半導体発光素子の構成を示す。

ZnSe から成る透光性を有する半導体基板100上に、In<sub>(x1)</sub>Ga<sub>(y1)</sub>Al<sub>(1-x1-y1)</sub>P からなるバッファ層101、In<sub>(x2)</sub>Ga<sub>(y2)</sub>Al<sub>(1-x2-y2)</sub>P からなるn型コンタクト層102、In<sub>(x3)</sub>Ga<sub>(y3)</sub>Al<sub>(1-x3-y3)</sub>P からなるn型クラッド層103、In<sub>(x4)</sub>Ga<sub>(y4)</sub>Al<sub>(1-x4-y4)</sub>P からなる活性層104、In<sub>(x5)</sub>Ga<sub>(y5)</sub>Al<sub>(1-x5-y5)</sub>P からなるp型クラッド層105、In<sub>(x6)</sub>Ga<sub>(y6)</sub>Al<sub>(1-x6-y6)</sub>P からなるp型コンタクト層106を順次形成していく。

また、一部エッチング除去したn型コンタクト層102上に、AuGe からなるn型電極107、p型コンタクト層106上にAuZn から成るp型電極108を形成する。ここで  $0 \leq x_1, \dots, x_6, y_1, \dots, y_6, x_1 + y_1, \dots, x_6 + y_6 \leq 1$  とする。

ここで、電極材には、コンタクト層とオーミックコンタクトをとることが可能なものであること、また光反射率が高いことが望ましい。

活性層104で発光した光は、半導体基板100を通過して外部に取出され、さらにp型電極108側に出射した光は電極108で反射され、同じく基板100を透過して外部に取出される。光取り



出し面に傷害物がないたため、有効に素子内部の光を取り出すことができるので、光取り出し効率が向上する。

また、基板 100 に用いた ZnSe は、格子定数が 5.667 オングストロームである。しかし、基板 100 上に形成した  $\text{In}(x)\text{Ga}(y)\text{Al}(1-x-y)\text{P}$  層の組成  $x$ 、 $y$  を変えることで、5.451 オングストロームから 5.868 オングストロームまで格子定数を制御することができる。このため、ZnSe 基板 100 に格子整合した発光層 104、あるいは格子整合はしないが臨界膜厚以内となる発光層 104 を結晶性良く形成することができる。

クラッド層 103 とコンタクト層 106 の組成は、活性層 104 のバンドギャップより大きくなるように調整することで、内部吸収がない構造も実現することができる。

また、活性層 104 の組成を変えることで、赤色から緑色まで実現可能である。さらに、厚さ数 10 オングストロームからなる量子井戸層を用いた単一量子井戸構造や多重量子井戸構造とすることで、発光効率の向上と長寿命を実現することができる。

n 型電極 107 は、p 型コンタクト層 106 に n 型不純物をイオン注入し、あるいは拡散することによって形成する。これにより、p 型電極 108 と n 型電極 107 とが同一面上に形成される。これにより、p 型電極 108 を放熱板に直接接着することが可能である。従って、放熱性が向上するので、数 A の高電流まで、光出力が飽和することなく動作することが可能である。

#### (8) 第 8 の実施例

図 12 に、本発明の第 8 の実施例による半導体発光素子の構成を示す。

GaAs からなる半導体基板 200 上に、 $\text{In}(x_1)\text{Ga}(y$

1) Al (1 - x<sub>1</sub> - y<sub>1</sub>) P からなるバッファ層 201、In (x<sub>2</sub>) Ga (y<sub>2</sub>) Al (1 - x<sub>2</sub> - y<sub>2</sub>) P からなる n 型コンタクト層 202、In (x<sub>3</sub>) Ga (y<sub>3</sub>) Al (1 - x<sub>3</sub> - y<sub>3</sub>) P からなる n 型クラッド層 203、In (x<sub>4</sub>) Ga (y<sub>4</sub>) Al (1 - x<sub>4</sub> - y<sub>4</sub>) P からなる活性層 204、In (x<sub>5</sub>) Ga (y<sub>5</sub>) Al (1 - x<sub>5</sub> - y<sub>5</sub>) P からなる p 型クラッド層 205、In (x<sub>6</sub>) Ga (y<sub>6</sub>) Al (1 - x<sub>6</sub> - y<sub>6</sub>) P からなる p 型コンタクト層 206 を順次形成する。

さらに、一部エッチング除去した n 型コンタクト層 202 上に AuGe からなる n 型電極 207、p 型コンタクト層 206 上に AuZn からなる p 型電極 208 を形成する。

そして、活性層 204 を挟んで p 型電極 208 と対向した位置に光を取り出すことができるように、基板 200 に対して光取り出し窓 209 を形成している。ここで、 $0 \leq x_1, \dots, x_6, y_1, \dots, y_6, x_1 + y_1, \dots, x_6 + y_6 \leq 1$  とする。

活性層 204 で発光した光は、光取り出し窓 209 を通して外部に取り出される。さらに、p 型電極 208 側に出射した光は、電極 208 で反射されて同じく窓 209 を透過して外部に取り出される。

また、電極 208 の大きさであるが、電極 208 が光取り出し窓 209 より大きいと、光の一部が基板 200 に吸収されて十分に取り出すことができなくなる。そこで、電極 208 は光取り出し窓 209 より小さいことが望ましい。このようにすることで、活性層 204 から発光した光を有効に取り出すことができるので、素子の光出力が増加する。

本実施例によれば、光取り出し面に障害物が存在しないので、有効に内部の光を取り出すことができる。また、クラッド層 203、205 とコンタクト層 202、206 の組成は、活性層 204 のバ

ンドギャップより大きくなるように調整することで、内部吸収がない構造を実現することができる。

また、活性層 204 の組成を変えることで、赤色から緑色までの発光が実現可能となる。

さらに、活性層 204 の構造を、厚さ数 10 オングストロームからなる量子井戸層を用いた単一量子井戸構造や多重量子井戸構造とすることで、発光効率の向上と長寿命とが実現される。

n 型電極 207 は、p 型コンタクト層 206 から n 型不純物をイオン注入し拡散した領域を形成することで、p 型電極 208 と n 型電極 207 とが同一面上に形成される。これにより、p 型電極 208 を放熱板に直接接着することができるため、数オングストロームの高電流まで、光出力が飽和することなく動作が可能である。

#### (9) 第 9 の実施例

本発明の第 9 の実施例による素子の構成を図 13 に示す。

n 型 GaP からなる基板 300 上に、 $\text{In}(x_1)\text{Ga}(y_1)\text{Al}(1-x_1-y_1)\text{P}$  から成る n 型バッファ層 301、 $\text{In}(x_2)\text{Ga}(y_2)\text{Al}(1-x_2-y_2)\text{P}$  からなる n 型クラッド層 302、 $\text{In}(x_3)\text{Ga}(y_3)\text{Al}(1-x_3-y_3)\text{P}$  からなる活性層 303、 $\text{In}(x_4)\text{Ga}(y_4)\text{Al}(1-x_4-y_4)\text{P}$  からなる p 型クラッド層 304、 $\text{In}(x_5)\text{Ga}(x_5)\text{Al}(1-x_5-y_5)\text{P}$  からなる p 型コンタクト層 305 を順次形成する。n 型 GaP 基板 300 上に、AuGeNi からなる n 型電極 306 を形成する。n 型電極 306 には、光取り出し窓 308 が形成されている。さらに、表面を凹状にエッチング除去した p 型コンタクト層 305 上に、AuZn からなる p 型電極 307 を形成する。

ここで、 $x a + y a \leq 1$ で、 $0 \leq x a$ 、 $y a \leq 1$ 、 $a$ は1～5である。

活性層303で発光した光は、矢印Aのように直進してp型電極306側の光取り出し窓308から素子の外部へ取り出される。また、矢印Bで示された光は、コンタクト層305の凹面上に形成されたp型電極307下で反射され、側面から外部に取り出される。

図27に示された素子では、p型電極1107で反射された光は、n型電極1100でさらに反射され、結晶内部の不純物等に吸収されて熱に変換され、外部に取り出すことができなかった。このような光を、本実施例によれば有効に外部に取り出すことができるので、光取り出し効率が向上する。

ここで、クラッド層302及び304と、コンタクト層305の組成は、活性層303のバンドギャップより大きくなるように調整することで、内部吸収がない構造を実現することができる。

また、活性層303の組成を変えることで、赤色から緑色まで発光が可能となる。

さらに、活性層303の構造を、厚さ数10オングストロームからなる量子井戸層を用いた単一量子井戸構造や、多重量子井戸構造とすることで、発光効率の向上と長寿命とを実現することができる。

#### (10) 第10の実施例

次に、本発明の第10の実施の形態について、図14を用いて説明する。本実施の形態は、半導体基板としてZnSeを用いた場合に相当する。

n型ZnSeから成る基板400上に、基板400に格子整合した $\text{In}(x_1)\text{Ga}(y_1)\text{Al}(1-x_1-y_1)\text{P}$ から成るn型バッファ層401、 $\text{In}(x_2)\text{Ga}(y_2)\text{Al}(1-x_2-y_2)$

y 2) P から成る n 型クラッド層 4 0 2、In (x 3) Ga (y 3) Al (1 - x 3 - y 3) P から成る活性層 4 0 3、In (x 4) Ga (y 4) Al (1 - x 4 - y 4) P から成る p 型クラッド層 4 0 4、In (x 5) Ga (y 5) Al (1 - x 5 - y 5) P から成る p 型コンタクト層 4 0 5 を順次形成する。

さらに、n 型 ZnSe 基板 4 0 0 上に、AuGeNi から成る n 電極 4 0 6 を形成し、一部エッチング除去した p 型コンタクト層 4 0 5 上に AuZn から成る p 型電極 4 0 7 を形成する。

ここで、各層 4 0 1 ~ 4 0 5 における組成比 x 1 ~ x 5、y 1 ~ y 5 は、n 型 ZnSe 基板 4 0 0 に対して格子整合が可能な範囲で調整する必要がある。また、p 型クラッド層 4 0 4 及び n 型クラッド層 4 0 2 のバンドギャップは、活性層 4 0 3 のバンドギャップよりも大きく設定することで、ダブルヘテロ効果をより有効に得ることができる。

上記構成によれば、上記第 3 の実施の形態と同様に、p 型コンタクト層 4 0 5 の表面を凹状にエッチング除去している。このため、活性層 4 0 3 で発光した光が、p 型電極 4 0 7 下で反射されて端面から取り出すことができるので、取り出し効率が向上する。

また、素子の寸法に関し、一般の素子では一般に縦  $300\ \mu\text{m}$  × 横  $300\ \mu\text{m}$  である。本実施の形態では、縦  $100\ \mu\text{m}$  × 横  $100\ \mu\text{m}$  とすることで、素子内部における光の吸収を減少させて、光取り出し効率を向上させることができる。具体的には、素子全体として光出力が約 2 倍に向上する。

活性層 4 0 3 の組成比 x 3、y 3 を変えることにより、赤色から緑色までの発光を実現することができる。また、素子の厚さが約数 100 Å の量子井戸構造とすることで、ZnSe 基板による応力の影響を少なくして長寿命化を達成することができる。

(11) 第11の実施例

図15に、本発明の第11の実施例の構成を示す。

n型GaPからなる半導体基板500上に、 $\text{In}(x_1)\text{Ga}(y_1)\text{Al}(1-x_1-y_1)$ Pからなるn型バッファ層501、 $\text{In}(x_2)\text{Ga}(y_2)\text{Al}(1-x_2-y_2)$ Pからなるn型クラッド層502、 $\text{In}(x_3)\text{Ga}(y_3)\text{Al}(1-x_3-y_3)$ Pからなる活性層503、 $\text{In}(x_4)\text{Ga}(y_4)\text{Al}(1-x_4-y_4)$ PからなるP型クラッド層504、 $\text{In}(x_5)\text{Ga}(y_5)\text{Al}(1-x_5-y_5)$ PからなるP型コンタクト層505を順次形成する。

n型GaP基板500上に、AuGeNiからなるn型電極506、P型コンタクト層505上にAuZnからなるP型電極507を形成する。

ここで、 $x_a + y_a < 1$ で、 $0 \leq x_a$ 、 $y_a \leq 1$ 、 $a$ は1～5である。

そして、素子形状として、図15に示されたように表面が八角形である八角柱に加工されている。これにより、表面が四角である四角柱の形状を有する一般の素子において四隅に放射された光も、この四隅の部分が切断された形状となっていることから、全反射されることなく外部へ取り出すことができる。

ここで、素子形状は八角形に限らず、五角形以上であればよい。角数が多いほど光の取り出し効率は向上する。さらに、素子形状が、表面が円形である円柱になると、さらに光の取り出し効率が向上する。

クラッド層502及び504と、コンタクト層505の組成は、活性層503のバンドギャップより大きくなるように調整すること

で、内部吸収がない構造が実現される。また、活性層 503 の組成を変えることで赤色から緑色まで発光が実現可能である。

さらに、厚さ数 10 オングストロームからなる量子井戸層を用いた単一量子井戸構造、多重量子井戸構造とすることで、発光効率の向上と長寿命とを実現することができる。

## (12) 第 12 の実施例

図 16 に、本発明の第 12 の実施例を示す。

n 型 GaN からなる基板 600 上に、 $\text{In}(x_1)\text{Ga}(y_1)\text{Al}(1-x_1-y_1)\text{N}$  からなる n 型バッファ層 601、 $\text{In}(x_2)\text{Ga}(y_2)\text{Al}(1-x_2-y_2)\text{N}$  からなる n 型クラッド層 602、 $\text{In}(x_3)\text{Ga}(y_3)\text{Al}(1-x_3-y_3)\text{N}$  からなる活性層 603、 $\text{In}(x_4)\text{Ga}(y_4)\text{Al}(1-x_4-y_4)\text{N}$  からなる P 型クラッド層 604、 $\text{In}(x_5)\text{Ga}(y_5)\text{Al}(1-x_5-y_5)\text{N}$  からなる P 型コンタクト層 605 を順次形成する。

n 型 GaN 基板 600 上に、TiAu からなる n 型電極 606、P 型コンタクト層 605 上に NiAu からなる P 型電極 607 を形成する。

ここで、 $x_a + y_a \leq 1$  で、 $0 \leq x_a$ 、 $y_a \leq 1$ 、 $a$  は 1 ~ 5 である。

そして、図 15 に示されたように、素子形状を、表面が八角形である八角柱に加工したことにより、光取り出し効率が向上する。素子形状は八角形に限らず、五角形以上の多角形であればよく、さらに図 16 に示されたように円柱にすることで光取り出し効率が向上する。

クラッド層 602 及び 604 とコンタクト層 605 の組成は、活

性層 6 0 3 のバンドギャップより大きくなるように調整することで、内部吸収がない構造が実現できる。

また、活性層 6 0 3 の組成を変えることで紫外から赤色まで発光が実現可能となる。

さらに、厚さ数 1 0 オングストロームからなる量子井戸層を用いた単一量子井戸構造や多重量子井戸構造とすることで、発光効率の向上と長寿命が実現できる。

### ( 1 3 ) 第 1 3 の実施例

ところで、近年いわゆるフォトニクス結晶が実用化されつつある。フォトニクス結晶とは、媒質に周期的な屈折率分布を設けたものであって、2 次元・3 次元となるにつれてその効果が増大し、特徴的な光学特性を示す。

フォトニクス結晶の特徴は、バンドギャップの存在に起因する。バンドギャップ中では光の状態が存在しないため、バンドギャップに相当する光子エネルギーを持つ光は、この結晶中に存在することができない。そこで、外から結晶に入射した光は反射されることになる。また、結晶中に欠陥を線状に導入すると、そこには光子の存在が許される。このため、光閉じ込め効果や導波路が実現される。

フォトニクス結晶の一例としては、ウェーハ接着技術を用いたものとしてが野田等の以下の文献に開示されている。

電子情報通信学会誌、1 9 9 9 年 3 月、第 2 3 2 ～ 2 4 1 頁

図 2 8 に、その製造方法を工程別に示す。図 2 8 ( a ) に示されたように、GaAs 基板 1 2 0 0 上に、AlGaAs 層 1 2 0 1、GaAs 層 1 2 0 2 を形成する。

図 2 8 ( b ) に示されたように、GaAs 層 1 2 0 2 をパターンニングし、格子状に加工する。



このような加工を施した基板と、同じ構成を有するGaAs基板1210、AlGaAs層1211、GaAs層1212から成る基板とを用意し、図28(c)に示されたように格子状のGaAs層1202とGaAs層1212とが直交するように位置あわせしながら融着する。

そして、図28(d)に示されたように、一方の基板1210及びAlGaAs層1211を選択エッチャントで除去する。

以上の図28(a)～図28(d)の工程をさらに繰り返すことで、図28(e)に示されたように、GaAs系半導体材料と空気とから成る回折格子を有するフォトニクス結晶を作製する。ここで、互いに平行する一つおきの回折格子は、発光する光の半周期分位相がずれている必要がある。

このようなフォトニクス結晶を用いた本発明の第13の実施の形態を、図17を用いて説明する。

図17(a)に示されたように、p-GaAs基板700上に、MOCVD法によりp-GaAsバッファ層701、p-GaAsコンタクト層712、p-InGaAlPクラッド層702、InGaAlP活性層703、n-InGaAlPクラッド層704を順次結晶成長させる。

これとは別に、上述した工程を経てフォトニクス結晶705を作製し、n-InGaAlPクラッド層704上に融着させる。フォトニクス結晶705上に、n-GaAs層706を形成する。

p-GaAs基板700及びp-GaAsバッファ層701を除去する。さらに、図17(b)のように、n-GaAs層706上にn電極708を形成し、p-GaAsコンタクト層712上にp型透明電極709を形成する。さらに、p型透明電極709の一部を除去して、ブロック層711を形成し、p型透明電極709から

ブロック層 711 にかけて p-電極パッド 710 を形成する。

この構成により、p-電極パッド 710 から注入された電流が p 型透明電極 709 で上げられ、活性層 703 に注入されて発光した光がフォトニクス結晶 705 で反射され、p 型透明電極 709 を通して光が取り出される。

フォトニクス結晶 709 では 90% 以上の光が反射される。これにより、電流値が 20 mA のときに光出力として 8 mW、発光波長として 630 nm が得られる。この値は、図 27 に示された素子の約 2 倍の値であり、光取り出し効率が大幅に向上している。

#### (14) 第 14 の実施例

本発明の第 14 の実施例による素子の構成を、図 18 を用いて説明する。

本実施の形態は、貫通転位を有するフォトニクス結晶を、光取り出し面に形成した GaN 系化合物半導体発光素子に相当する。

サファイア基板 801 上に、GaN バッファ層（図示せず）、n 型 GaN 層 802、n 型 AlGaIn クラッド層 803、InGaIn 活性層 804、p-AlGaIn クラッド層 805、p-GaN コンタクト層 809 を順次結晶成長させている。

さらに、p-AlGaIn クラッド層 805、InGaIn 活性層 804 及び n 型 AlGaIn 層 803 の一部をエッチングにより除去し、n 型 GaN 層 802 の表面を露出させる。p-GaN コンタクト層 809 上には p 側電極及びボンディング電極（透明である必要はない）806 を形成し、さらに n 型 GaN 層 802 上に n 側電極 807 を形成する。

これとは別に、サファイア基板上に、例えば GaN 等からなるフォトニクス結晶を作製しておく。ここで、サファイア基板上の Ga

Nには、多くの貫通転位が存在する。このようなフォトニクス結晶808とサファイア基板801とを融着させる。この場合、サファイア基板801が透明であるので発光した光は基板801に吸収されない。

このような構造によれば、p側電極806から流された電流は、p型GaNコンタクト層809からInGaN発光層804に電流が注入されて発光し、その光はフォトニクス結晶808を通して素子の外部に取り出される。

フォトニクス結晶808は、上述したように多くの貫通転位を有する。このため、上記第13の実施例におけるフォトニクス結晶706のように光を反射するのではなく、貫通転位に沿って光が進み、チップ外に光が効率良く取り出される。このフォトニクス結晶808はフィルタとしても機能し、より波長半値幅の狭い単色性の高い発光が得られる。

#### (15) 第15の実施例

第15の実施例について、図19を用いて説明する。これはフォトニクス結晶を導入しない場合の一例に相当する。

本実施例は、GaN系化合物半導体発光素子であって、n-GaN基板901上にGaNバッファ層（図示せず）、n型GaNコンタクト層902、n型AlGaNクラッド層903、InGaN活性層904、p-AlGaNクラッド層905、p-GaNコンタクト層911を順次結晶成長し、p-GaNコンタクト層911、p-AlGaNクラッド層905、InGaN活性層904及びn型AlGaNクラッド層903、n型GaNコンタクト層902の一部をエッチング除去してn型GaN層902の表面を露出している。

p 型 A l G a N 層 9 0 5 上に、p 側透明電極 9 0 6 を形成し、この p 側透明電極 9 0 6 に隣接して電流阻止用の絶縁膜から成る電流ブロック層 9 0 7 を形成し、電流ブロック層 9 0 7 上に、p 側透明電極 9 0 6 と接続された p 側ボンディング電極 9 0 8 を形成する。さらに、n 型 G a N コンタクト層 9 0 2 上に N 側電極 9 1 0 を形成する。

ここで、n - G a N 層 9 0 2 の界面に凹凸を形成した後、n - A l G a N クラッド層 9 0 3 を成長させて、屈折率に分布を持たせている。n - G a N 層 1 4 の界面に凹凸を形成する方法として、例えば図 2 0 ( a ) ~ 図 2 0 ( d )、あるいは図 2 1 ( a ) ~ 図 2 1 ( c ) に示された方法等を用いてもよい。

図 2 0 に示された方法は、先ず図 2 0 ( a ) に示されたように、サファイア基板 2 0 0 0 上に、G a N バッファ層 2 0 0 1、n 型 G a N コンタクト層 2 0 0 2 を順次形成する。

図 2 0 ( b ) のように、レジストを塗布して写真蝕刻法を用いてパターニングを行い、レジスト膜 2 0 0 3 を形成する。

図 2 0 ( c ) のように、レジスト膜 2 0 0 3 をマスクとして n 型 G a N コンタクト層 2 0 0 2 の表面に凹凸を形成する。

この後、図 2 0 ( d ) のように、p - A l G a N クラッド層 2 0 0 3 を形成して表面を平坦化する。

あるいは、図 2 1 に示された方法は、先ず図 2 1 ( a ) に示されたように、サファイア基板 2 1 0 0 上に、G a N バッファ層 2 1 0 1、n 型 G a N コンタクト層 2 1 0 2 を順次形成する。

図 2 1 ( b ) のように、例えば反応性イオンエッチングの際のエッチングガスの流量比を  $B C l_3 : C l_2 = 1 : 1$  にすることにより、 $C l_2$  ガスの比を高くすると、n 型 G a N コンタクト層 2 1 0 2 の表面に荒れが発生する。

この後、図 2 1 (c) のように、p - A l G a N クラッド層 2 1 0 3 を形成して表面を平坦化する。

本実施の形態によれば、n - G a N 層 9 0 2 の界面の凹凸が形成され、n - A l G a N クラッド層 9 0 3 との屈折率に分布が存在することにより、その界面において光が反射、散乱されるので、素子外部へ取り出される光が増加する。

#### ( 1 6 ) 第 1 6 の実施例

第 1 6 の実施例に係わる素子を、図 2 2 を用いて説明する。図 2 2 (a) に示されるように、基板 2 2 0 0 上に図示されていないバッファ層、クラッド層 2 2 0 1、活性層 2 2 0 2、クラッド層 2 2 0 3 を順次形成し、基板 2 2 0 0 の素子形成面と反対側の面上にレジスト膜 2 2 0 4 を形成する。

図 2 2 (b) に示されるように、レジスト膜 2 2 0 4 を加熱すると、エッジ部分にだれが生じる。

図 2 2 (c) に示されるように、レジスト膜 2 2 0 4 をマスクとしてイオンミリング法によりエッチングすると、レジスト膜 2 2 0 4 のだれに応じた形状に半導体基板 2 2 0 0 のエッジ部分が加工される。

図 2 2 (d) のように、基板 2 2 0 0 に反射率の高いフォトニクス結晶層 2 2 0 4 を溶着する。

本実施例によれば、図 2 2 (d) において矢印により図示されたように、活性層 2 2 0 2 から発光した光が、基板 2 2 0 0 のエッチングされた部分において様々な角度に反射されるので、光の取り出し効率が向上し、発光強度が高くなる。

#### ( 1 7 ) 第 1 7 の実施例

フォトニクス結晶上に、サファイア基板上に形成した発光素子と同様であって発光波長の異なる発光素子を3つ形成することで、3波長で発光する発光素子が実現される。

図23に示されたように、フォトニクス結晶層2300の一方の面上に青色発光素子2302、緑色発光素子2303を形成し、他方の面上に赤色発光素子2301を形成する。

青色発光素子2302及び緑色発光素子2303からの短波長の光が、フォトニクス結晶層2300を通過して赤色発光素子2301の活性層を光励起して発光させてしまわないように、短波長領域の光に対して反射率の高いフォトニクス結晶層2300を設け、その裏面側に長波長の光を発光する赤色発光素子2301を融着させている。これにより、青色、緑色及び赤色の光が混色し、白色が得られる。

ここで、複数の発光素子の色の組合せは必要に応じて様々に変えることが可能であり、これに応じて混色された色も変化する。

#### (18) 第18の実施例

本発明の第18の実施例について、図24を用いて説明する。本実施例は、Ga<sub>0.9</sub>N<sub>0.1</sub>系のRC-LED (Resonance Cavity LED) である。Ga<sub>0.9</sub>N<sub>0.1</sub>系の透明な半導体基板2400上に、n-GaNバッファ層2401、AlGa<sub>0.3</sub>N/GaNから成る中程度の反射率を有するDBR (Distributed Bragg Reflector) 層2402を形成し、さらにInGa<sub>0.49</sub>N-多重量子井戸構造 (MQW) 活性層2403、p-AlGa<sub>0.3</sub>Nクラッド層2404、p-InGa<sub>0.49</sub>N接着層2405を形成する。

さらに、別途準備した、高い反射率を有するフォトニクス結晶層2406を接着層2405を介してクラッド層2404に接着する。

そして、フォトニクス結晶層 2 4 0 6 の上面に p 電極 2 4 0 7、半導体基板 2 4 0 0 の上面に n 電極 2 4 0 8 を形成する。

G a N 系半導体材料を用いたのでは、高反射率を有する D B R 層を得ることが困難である。そこで、フォトニクス結晶層 2 4 0 6 を導入することで、高い光取り出し効率を実現することができる。

ここで、各層の材料は上記材料に限定されず、G a N 系の他の半導体材料であってもよく、あるいは G a A s 系の半導体材料等を用いてもよい。但し、G a A s 系材料を用いた場合は、G a A s が発光した光を吸収してしまうため、基板を除去して発光層を G a P 基板等に融着させる必要がある。

本実施例による素子は、V C S E L (Vertical Cavity Surface Emitting Laser) に適用することもできる。

次に、G a N 系フォトニクス結晶の形成方法を図 2 5 を用いて説明する。

図 2 5 ( a ) に示されたように、G a N 基板 2 5 0 0 上に、バッファ層 2 5 0 1、 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$  ( $0 \leq x, y \leq 1$ ) 層 2 5 0 2 を形成する。

図 2 5 ( b ) に示されたように、 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$  層 2 5 0 2 をパターニングし、格子状に加工する。

このような加工を施した基板と、同じ構成を有する G a N 基板 2 6 0 0、バッファ層 2 6 0 1、 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$  層 2 6 0 2 から成る基板とを用意し、図 2 5 ( c ) に示されたように格子状の層 2 5 0 2 と層 2 6 0 2 とが直交するように位置あわせしながら融着する。

そして、図 2 5 ( d ) に示されたように、一方の基板 2 6 0 0 をレーザ光照射によって剥離する。

さらに、図 2 5 ( e ) のように、反応性イオンエッチングによりバッファ層 2 6 0 1 を除去する。

以上の図 2 5 ( a ) ～図 2 5 ( e ) の工程をさらに繰り返すことで、回折格子を有するフォトニクス結晶を作製する。ここで、互いに平行する一つおきの回折格子は、発光する光の半周期分位相がずれている必要がある。

上述した第 1 3 ～第 1 8 の実施の形態によれば、化合物半導体発光素子の発光層の少なくとも一方の面に、フォトニクス結晶領域、あるいは所定の屈折率分布を有する領域を備えている。

特に、フォトニクス結晶は、バンドギャップに対応した光が存在できないため、高反射膜として作用する。また垂直入射以外の成分に対しても、大きい反射率を有するため、反射層として導入することで光取り出し効率を向上させることができる。

あるいは、G a N 系化合物半導体発光素子では、G a N 層に多くの貫通転位が存在する。このような結晶を用いてフォトニクス結晶を作製すると、基板に融着したフォトニクス結晶には多くの貫通転位が存在する。このため、この転位に沿って光が進み、素子外部に光が効率良く取り出される。この場合のフォトニクス結晶は、フィルタとしても作用するので、波長半値幅の狭い単色性の高い発光が得られる。

また、フォトニクス結晶上にサファイア基板上に形成した発光素子と発光波長の異なる発光素子を形成しておくことにより、2 波長で発光する発光素子を得ることができる。

あるいは、半導体層の界面に凹凸を形成しておくことで、半導体層内部に屈折率分布が存在し、この界面において光が反射し散乱することにより、より効果的に素子外部に光を取り出すことができる。



このような半導体層内部において屈折率に分布を持たせるには、屈折率の異なる半導体層を組み合わせることで実現してもよい。

このように、屈折率分布を持たせた領域において、活性層から発光した光をチップ内でより多く反射させて光取り出し面側で光を取り出すことにより、光取り出し効率を大幅に向上させることが可能となり、高輝度化が実現される。

また、高輝度化により、注入電流をより小さくすることができるため、素子の信頼性の向上にも寄与する。

WHAT IS CLAIMED IS :

1 基板と、

前記基板上に形成され、金属材料を含み、光を反射する反射層と、  
前記反射層上に形成され、発光する発光層と、  
前記発光層上に形成され、透光性を有する透光性電極と、  
を備える半導体発光素子。

2 前記発光層は、活性層の両面を第1、第2のクラッド層で挟持したダブルヘテロ構造を有する請求項1記載の半導体発光素子。

3 前記基板の表面上と前記反射層との間に、一導電型電極を有し、  
前記反射層と前記発光層との間に一導電型コンタクト層を有し、  
前記発光層と前記透光性電極との間に逆導電型コンタクト層を有する請求項1記載の半導体発光素子。

4 前記基板の表面上と前記反射層との間に、一導電型電極を有し、  
前記反射層と前記発光層との間に一導電型コンタクト層を有し、  
前記発光層と前記透光性電極との間に逆導電型コンタクト層を有する請求項2記載の半導体発光素子。

5 前記一導電型コンタクト層と前記第1のクラッド層との間に、この両者のバンドギャップの中間のバンドギャップを有する歪み緩和層をさらに備える、請求項4記載の半導体発光素子。

6 前記一導電型コンタクト層及び前記逆導電型コンタクト層は、それぞれInGaP又はInGaAlPである請求項3記載の半導体発光素子。

7 前記一導電型電極と前記反射層との間に、中間層をさらに含む、請求項3記載の半導体発光素子。

8 前記反射層は、透明導電膜と、金属から成る膜との2層構造である請求項1記載の半導体発光素子。

9 前記透光性電極は、ITO (Indium Tin Oxide) 膜を用いて形成されている請求項1記載の半導体発光素子。

10 前記基板は、金属材料を含む基板である、請求項1記載の半導体発光素子。

11 前記第1、第2のクラッド層のバンドギャップが、前記活性層のバンドギャップよりも大きくなるように、それぞれの組成が調整されている、請求項1記載の半導体発光素子。

12 前記活性層は、井戸層と障壁層とを含む単一量子井戸構造、又は多重量子井戸構造である、請求項1記載の半導体発光素子。

13 透光性を有する半導体基板と、  
前記半導体基板上に、前記半導体基板に対して格子整合したバッファ層と、  
前記バッファ層上に形成された発光層と、  
前記バッファ層上に配置された第1の電極と、  
前記発光層上に配置され、光反射性を有する第2の電極と、  
を備えることを特徴とする半導体発光素子。

1 4 半導体基板と、

前記半導体基板上に形成された発光層と、

同一面上に配置された第 1 及び第 2 の電極と、

を備え、

前記発光層から発光した光が通過するように、前記半導体基板には光取り出し窓が形成されていることを特徴とする半導体発光素子。

1 5 透光性を有する半導体基板上に、前記半導体基板に対して格子整合するようにバッファ層を形成する工程と、

前記バッファ層上に、第 1 のコンタクト層、第 1 のクラッド層、発光層、第 2 のクラッド層及び第 2 のコンタクト層を順次形成する工程と、

前記第 1 のクラッド層、前記発光層、前記第 2 のクラッド層及び前記第 2 のコンタクト層を一部除去して前記第 1 のコンタクト層の表面を露出させる工程と、

露出した前記第 1 のコンタクト層の表面上に第 1 の電極を形成する工程と、

前記第 2 のコンタクト層の表面上に、光反射性を有する第 2 の電極を形成する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

1 6 半導体基板上に、バッファ層、第 1 のコンタクト層、第 1 のクラッド層、発光層、第 2 のクラッド層及び第 2 のコンタクト層を順次形成する工程と、

前記第 1 のクラッド層、前記発光層、前記第 2 のクラッド層及び前記第 2 のコンタクト層を一部除去して前記第 1 のコンタクト層の表面を露出させる工程と、

露出した前記第 1 のコンタクト層の表面上に第 1 の電極を形成する工程と、

前記第 2 のコンタクト層の表面上に、光反射性を有する第 2 の電極を形成する工程と、

前記半導体基板に対し、前記第 2 の電極と対向する箇所を光取り出し窓を形成する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

1 7 透光性を有する半導体基板と、

前記半導体基板上に形成された、発光層とこの発光層の両面を挟持する第 1、第 2 のクラッド層とを含むダブルヘテロ構造体と、

前記ダブルヘテロ構造体上に形成され、凹状の表面を有するコンタクト層と、

を備えることを特徴とする半導体発光素子。

1 8 透光性を有する半導体基板上に、バッファ層、第 1 のクラッド層、発光層、第 2 のクラッド層及びコンタクト層を順次形成する工程と、

前記コンタクト層の表面を凹状に加工する工程と、

前記コンタクト層の表面上に、光反射性を有する第 1 の電極を形成する工程と、

前記半導体基板の表面上に、前記第 1 の電極と対向する箇所が除去されるように第 2 の電極を形成する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

1 9 透光性を有する半導体基板上に、格子整合するようにバッファ層を形成する工程と、

前記バッファ層上に、第1のクラッド層、発光層、第2のクラッド層及びコンタクト層を順次形成する工程と、

前記コンタクト層の表面を凹状に加工する工程と、

前記コンタクト層の表面上に、光反射性を有する第1の電極を形成する工程と、

前記半導体基板の表面上に第2の電極を形成する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

20 半導体基板上に少なくとも発光層が形成された半導体発光素子において、

前記半導体発光素子が五角以上の多角柱、又は円柱の形状を有することを特徴とする半導体発光素子。

21 面方向に発光する発光層を有する半導体発光素子において、

前記発光層の少なくとも一方の面側にフォトニクス結晶層を有することを特徴とする半導体発光素子。

22 前記フォトニクス結晶層は、前記発光層に対し、前記化合物半導体発光素子における光取り出し面の反対側に形成されていることを特徴とする請求項21記載の半導体発光素子。

23 前記フォトニクス結晶層は、前記発光層に対し、前記半導体発光素子における光取り出し面側に形成されており、前記光取り出し面に対して略垂直方向に貫通転位が存在し、前記発光層から発光した光を通過させることを特徴とする請求項21記載の半導体発光素子。

24 半導体基板と、

前記半導体基板上に形成されたコンタクト層と、  
前記コンタクト層上に形成された第1のクラッド層と、  
前記第1のクラッド層上に形成された発光層と、  
前記発光層上に形成された第2のクラッド層とを備え、  
前記第1のクラッド層に接する前記コンタクト層の界面には凹凸  
が形成されており、屈折率に分布が存在することにより、前記発光  
層から発光した光がこの界面により反射されることを特徴とする半  
導体発光素子。

## 2 5 半導体基板と、

前記半導体基板上に形成された発光層とを備え、  
前記半導体基板は、エッジがだれた形状を有することを特徴とす  
る半導体発光素子。

## 2 6 フォトニクス結晶層と、

前記フォトニクス結晶層の一方の面上と他方の面上にそれぞれ少  
なくとも1つずつ形成された発光素子とを備え、  
前記発光素子はそれぞれ異なる発光波長で発光することを特徴と  
する半導体発光素子。

## 2 7 透光性を有する半導体基板と、

前記半導体基板上に形成されたブラッグ反射層と、  
前記ブラッグ反射層上に形成された活性層と、  
前記活性層上に形成されたフォトニクス結晶層と、  
を備えることを特徴とする半導体発光素子。

## 2 8 第1の半導体基板上に、バッファ層、第1のクラッド層、発

光層、第2のクラッド層を順次形成する工程と、

第2の半導体基板上に、フォトニクス結晶層を形成する工程と、

前記第2のクラッド層と前記フォトニクス結晶層とを融着する工程と、

前記第1の半導体基板及び前記バッファ層を除去する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

29 透光性を有する第1の半導体基板上に、バッファ層、コンタクト層、第1のクラッド層、発光層、第2のクラッド層を順次形成する工程と、

第2の半導体基板上に、フォトニクス結晶層を形成する工程と、

前記第1の半導体基板と前記フォトニクス結晶層とを融着する工程と、

前記第2の半導体基板を除去する工程と、

を備え、

前記フォトニクス結晶層には、光取り出し面に対して略垂直方向に貫通転位が存在し、前記発光層から発光した光を通過させることを特徴とする半導体発光素子の製造方法。

30 半導体基板上に、コンタクト層を形成する工程と、

前記コンタクト層の表面上に凹凸を形成する工程と、

前記コンタクト層上に、第1のクラッド層、発光層、第2のクラッド層を順次形成する工程とを備え、

前記第1のクラッド層に接する前記コンタクト層の界面に形成した凹凸によって屈折率に分布が存在し、前記発光層から発光した光がこの界面により反射されることを特徴とする半導体発光素子の製造方法。



3 1 半導体基板上に、少なくとも発光層を形成する工程と、

前記半導体基板のエッジを除去する加工を行い、前記エッジがだれた形状とする工程と、

を備えることを特徴とする半導体発光素子の製造方法。

3 2 透光性を有する第 1 の半導体基板上に、バッファ層を形成する工程と、

前記バッファ層上に、ブラッグ反射層を形成する工程と、

前記ブラッグ反射層上に、発光層、クラッド層、接着層を順次形成する工程と、

第 2 の半導体基板上にフォトニクス結晶層を形成する工程と、

前記接着層を介して、前記クラッド層と前記フォトニクス結晶層とを接着する工程と、

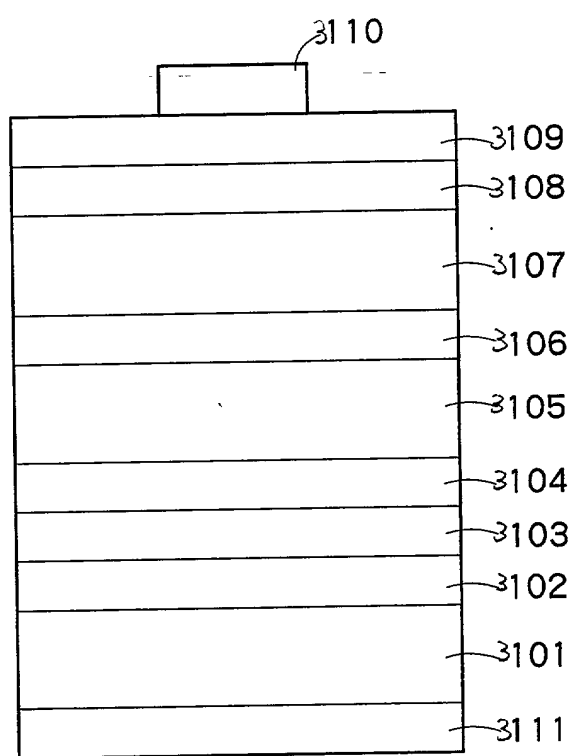
前記第 2 の半導体基板を除去する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

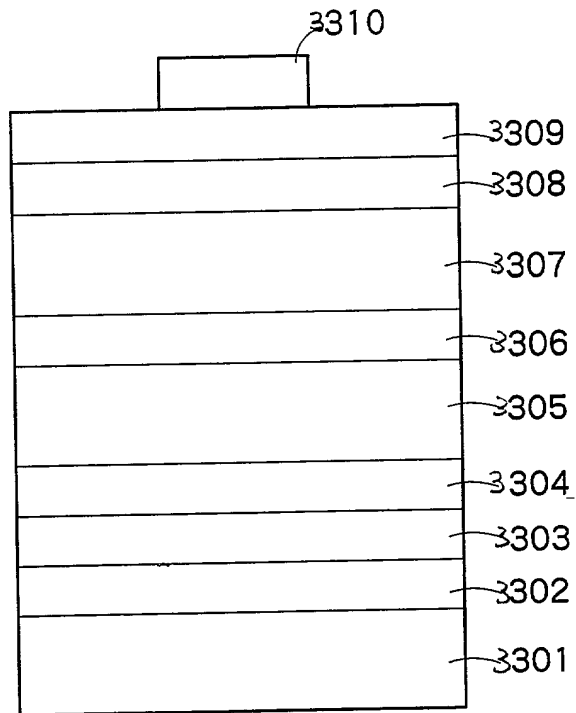
## ABSTRACT OF THE DISCLOSURE

活性層 1 0 6 から発生した光のうち、図中下方へ向かって進む光が、反射層として作用する電極 1 0 3 によって反射され、上方へ向かって進行して外部へ放射される。ここで、電極 1 0 3 は金属から成るので、入射角度にかかわらず光をほぼ全反射し、高い効率で光を取り出すことを可能にする。

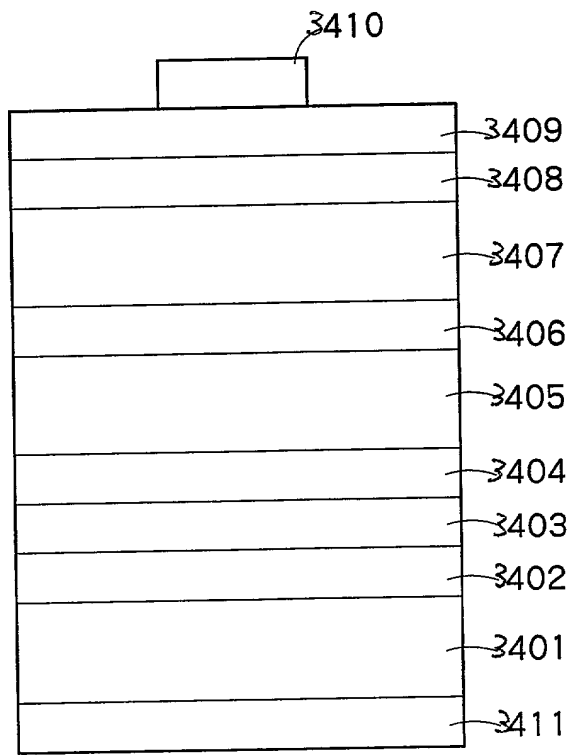
【 図 1 】



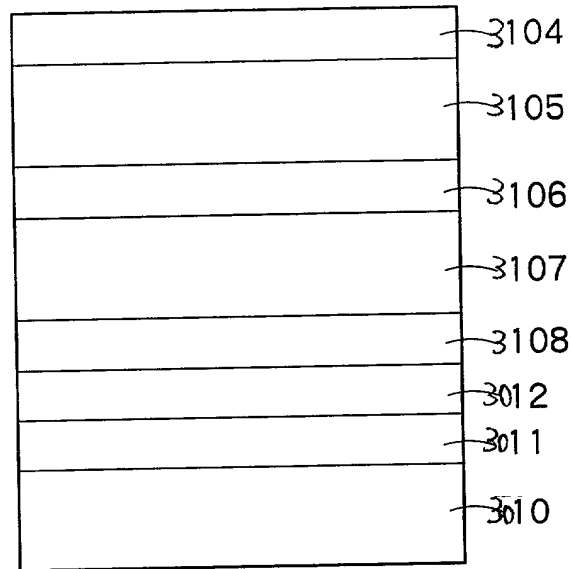
【 図 2 】



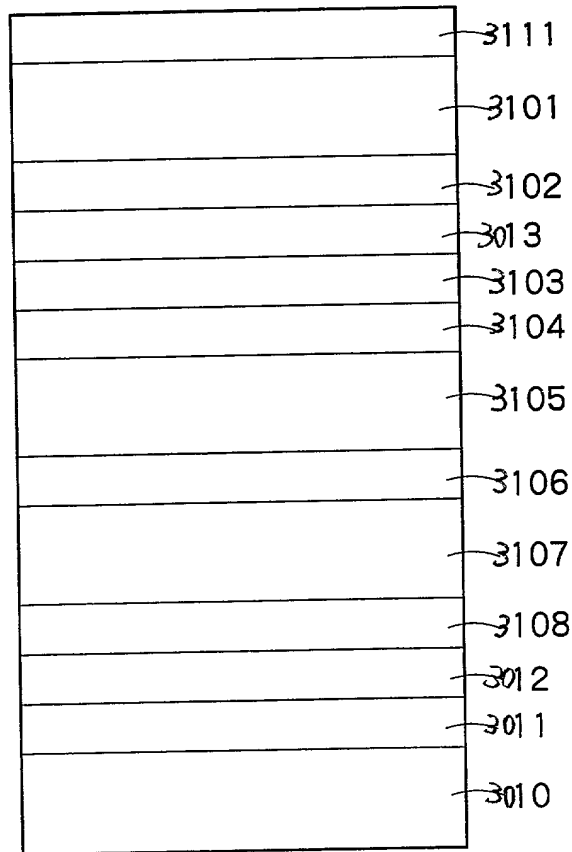
【 図 3 】



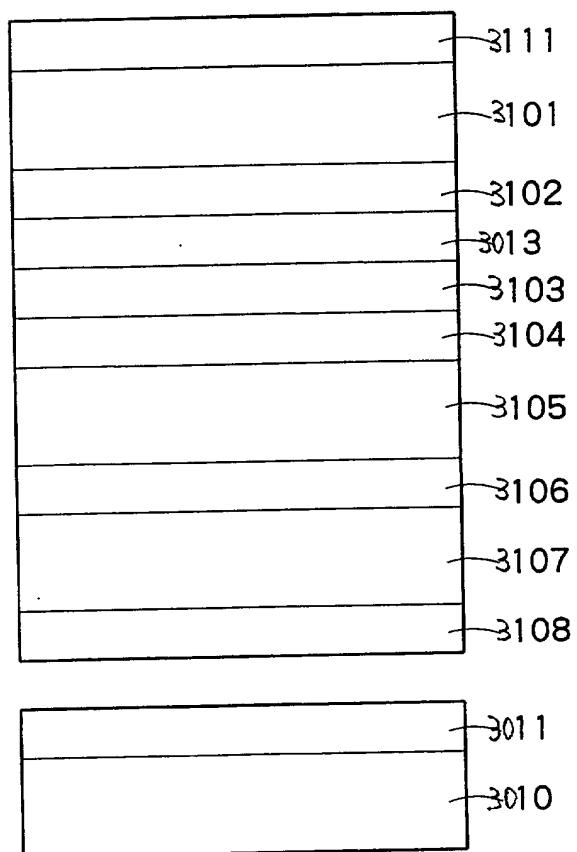
【 図 4 】



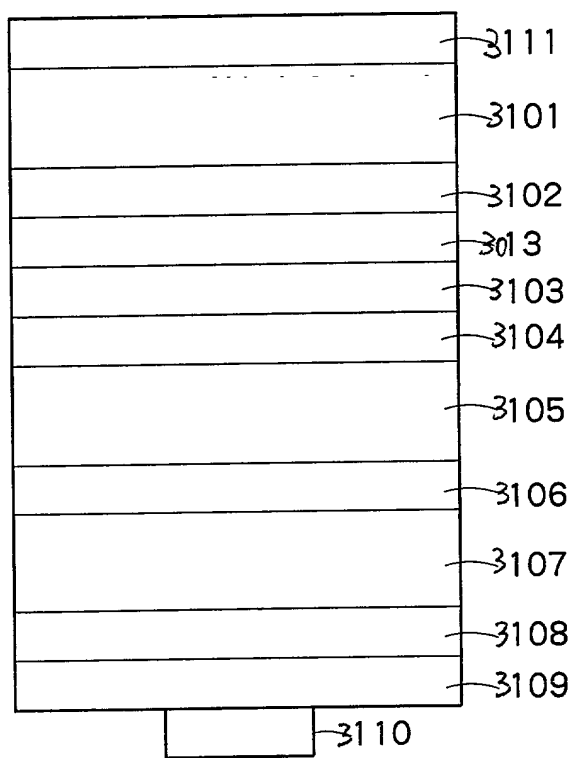
【 図 5 】



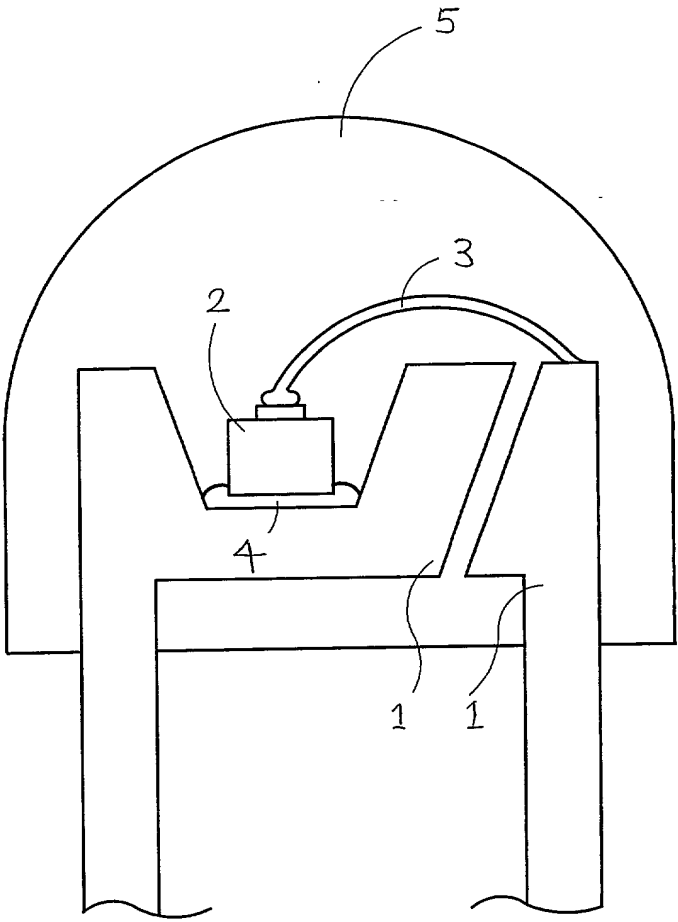
【 図 6 】



【 7 】

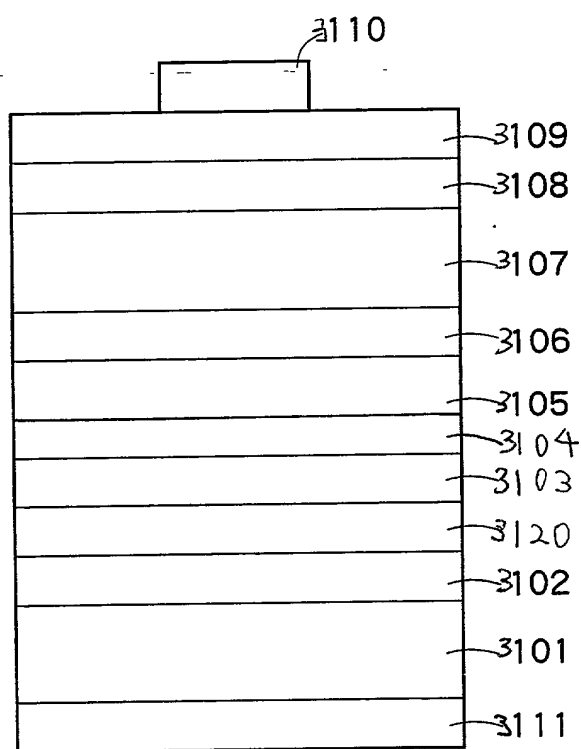


【 图 8 】

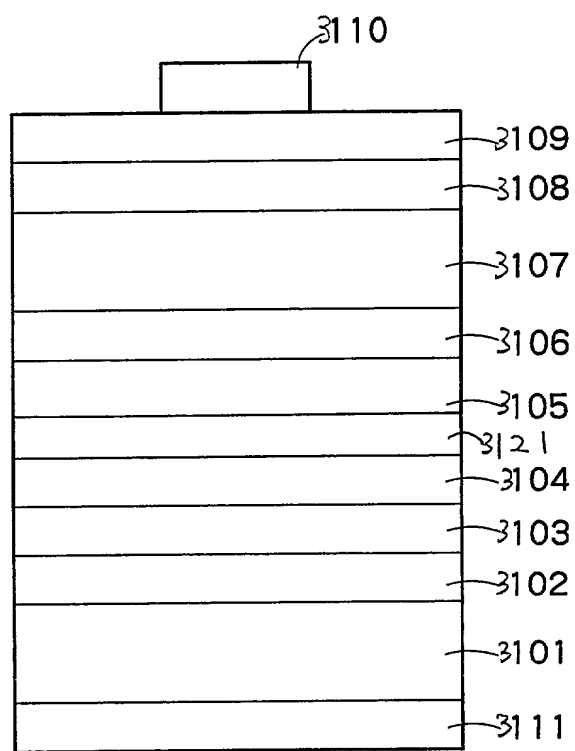




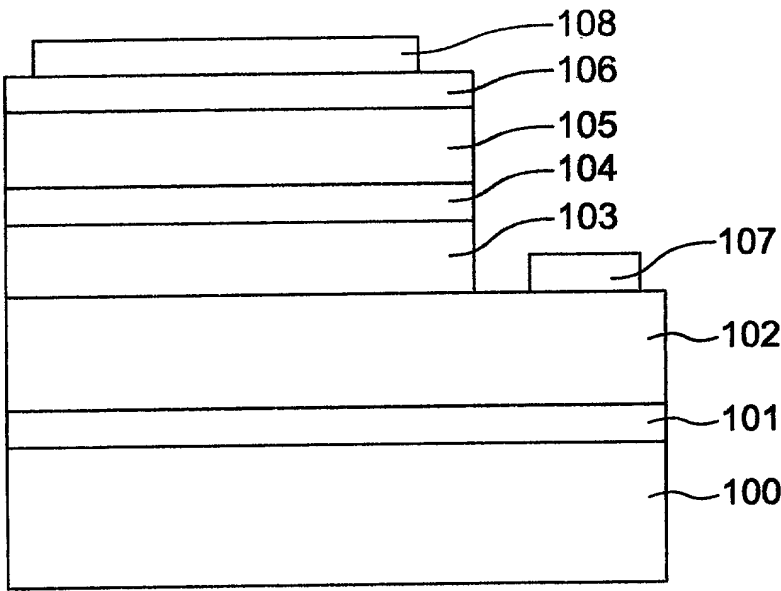
【 9 】



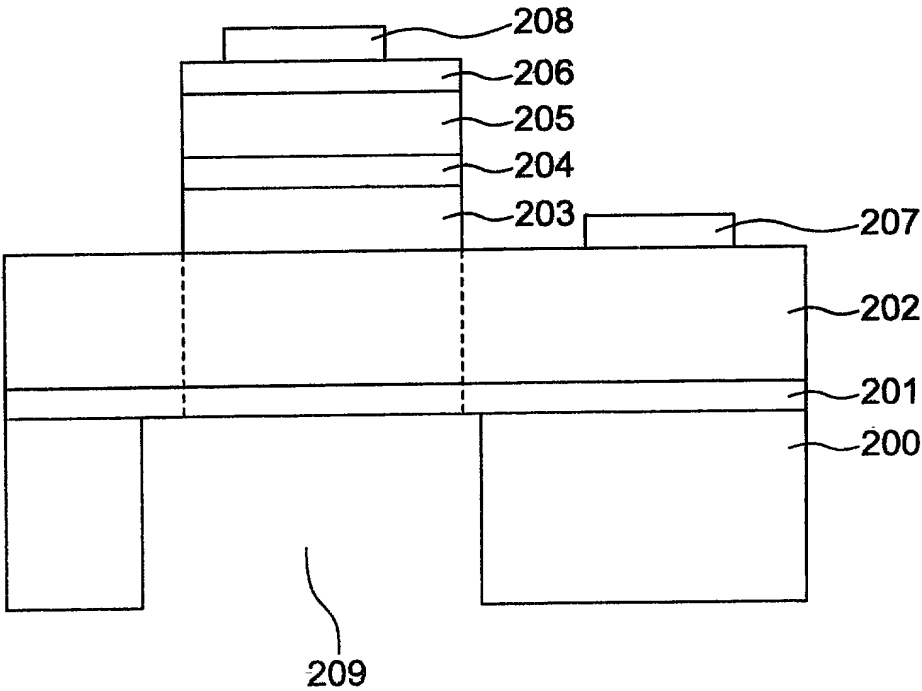
【 図 10 】



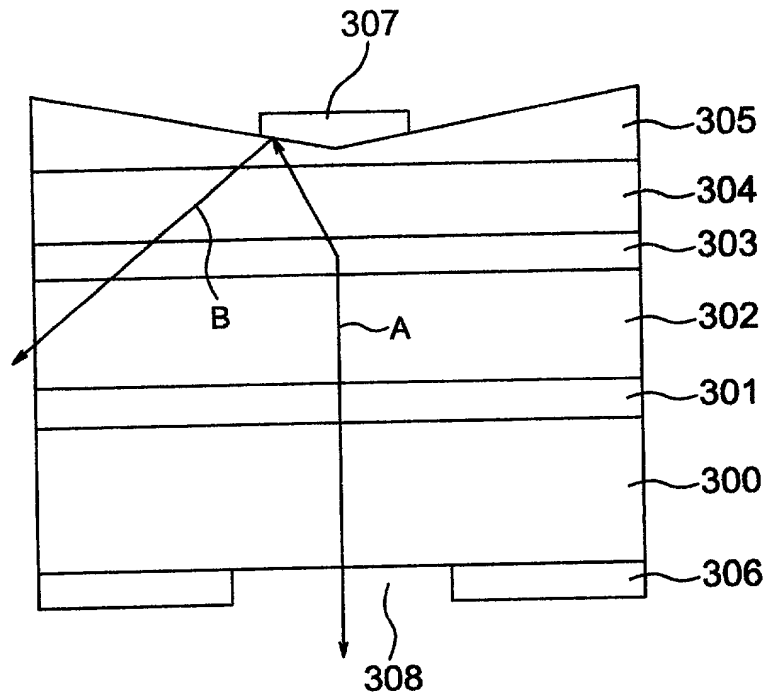
【図 11】



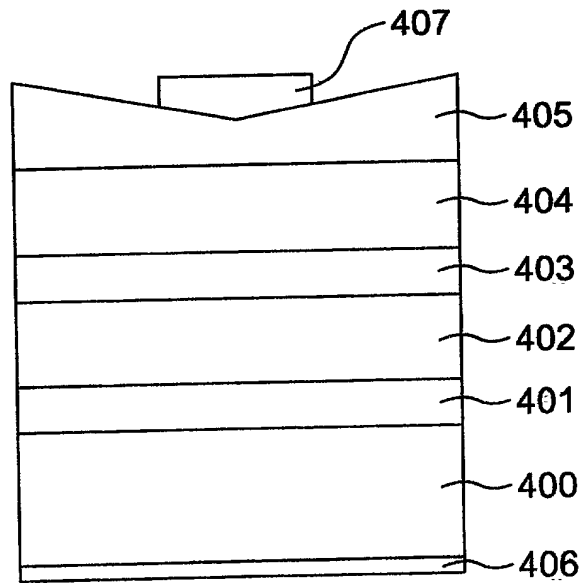
【図 12】



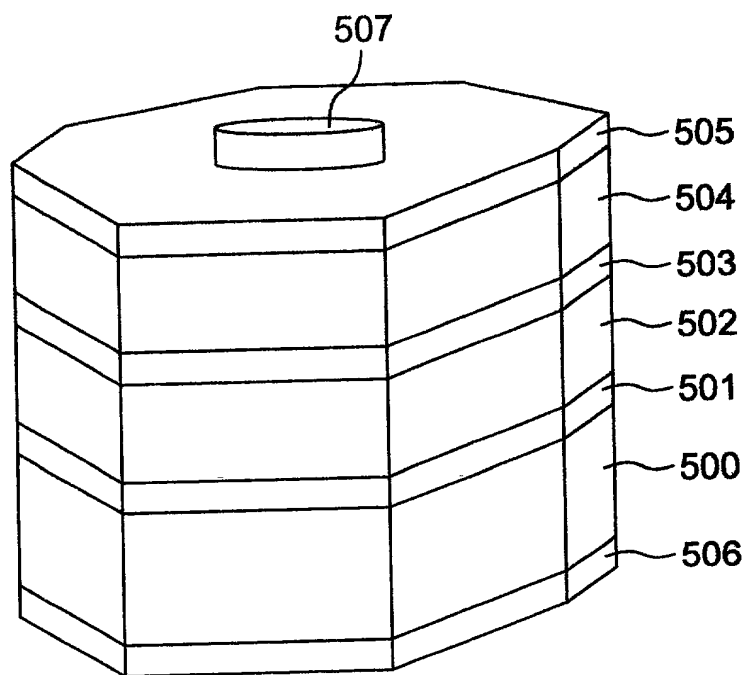
【図 13】



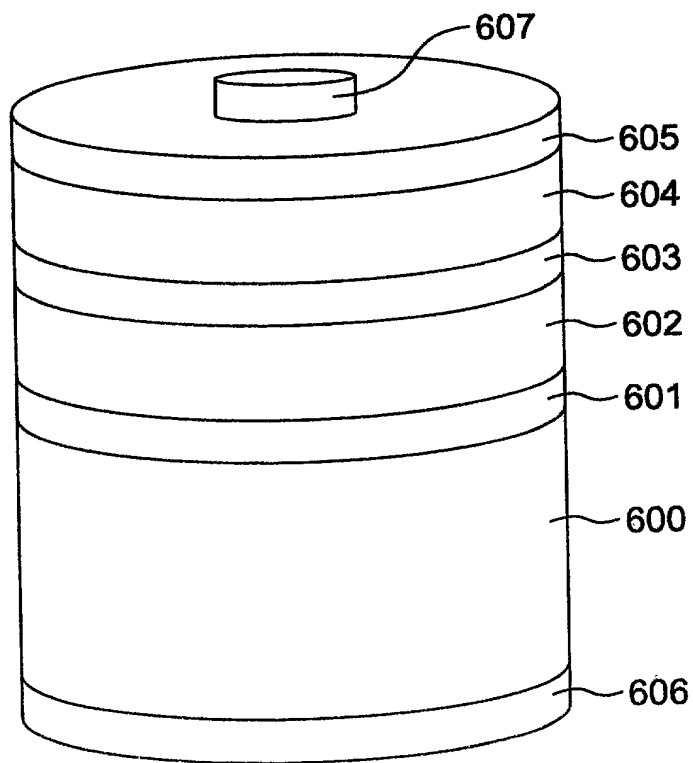
【図 14】

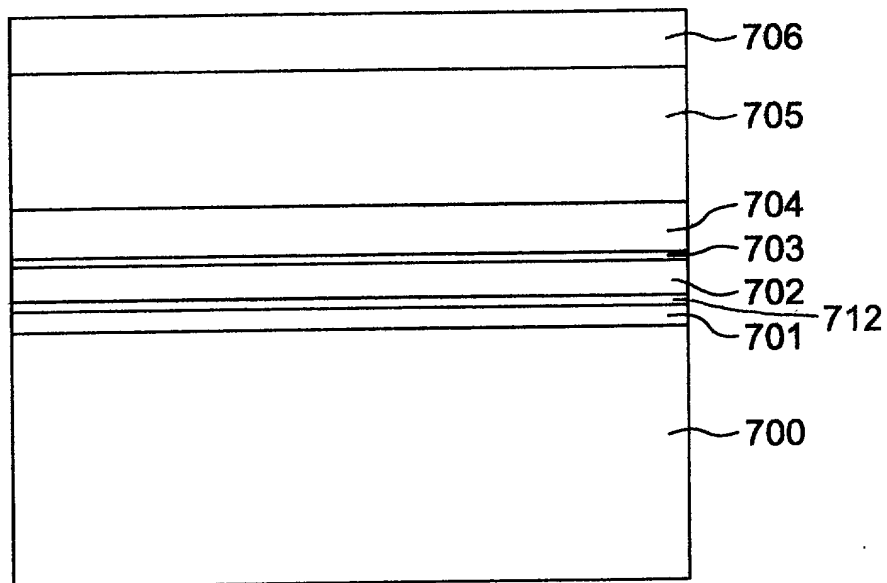


【図 15】

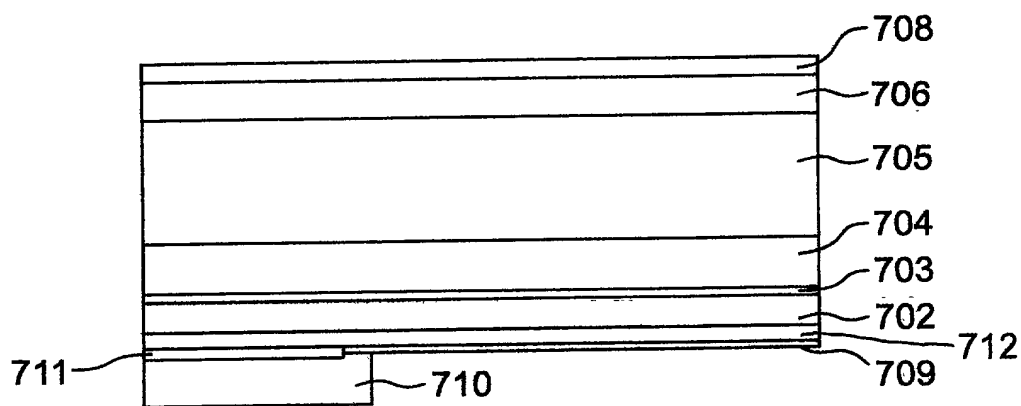


【図 16】



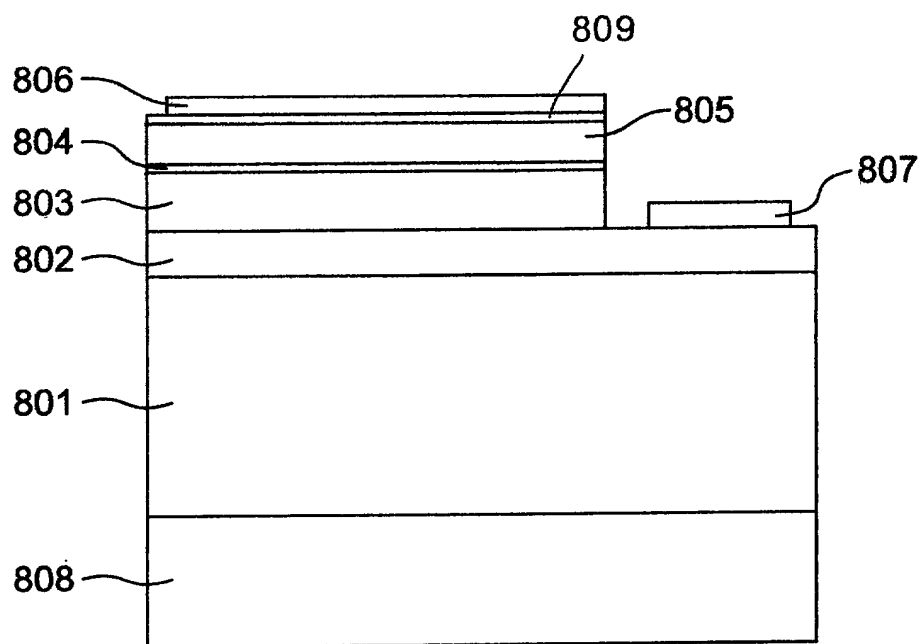


(a)

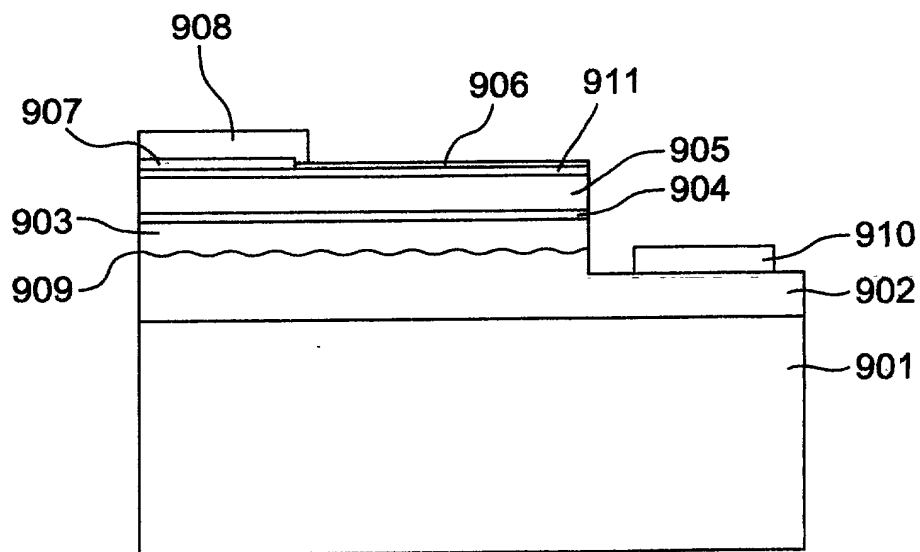


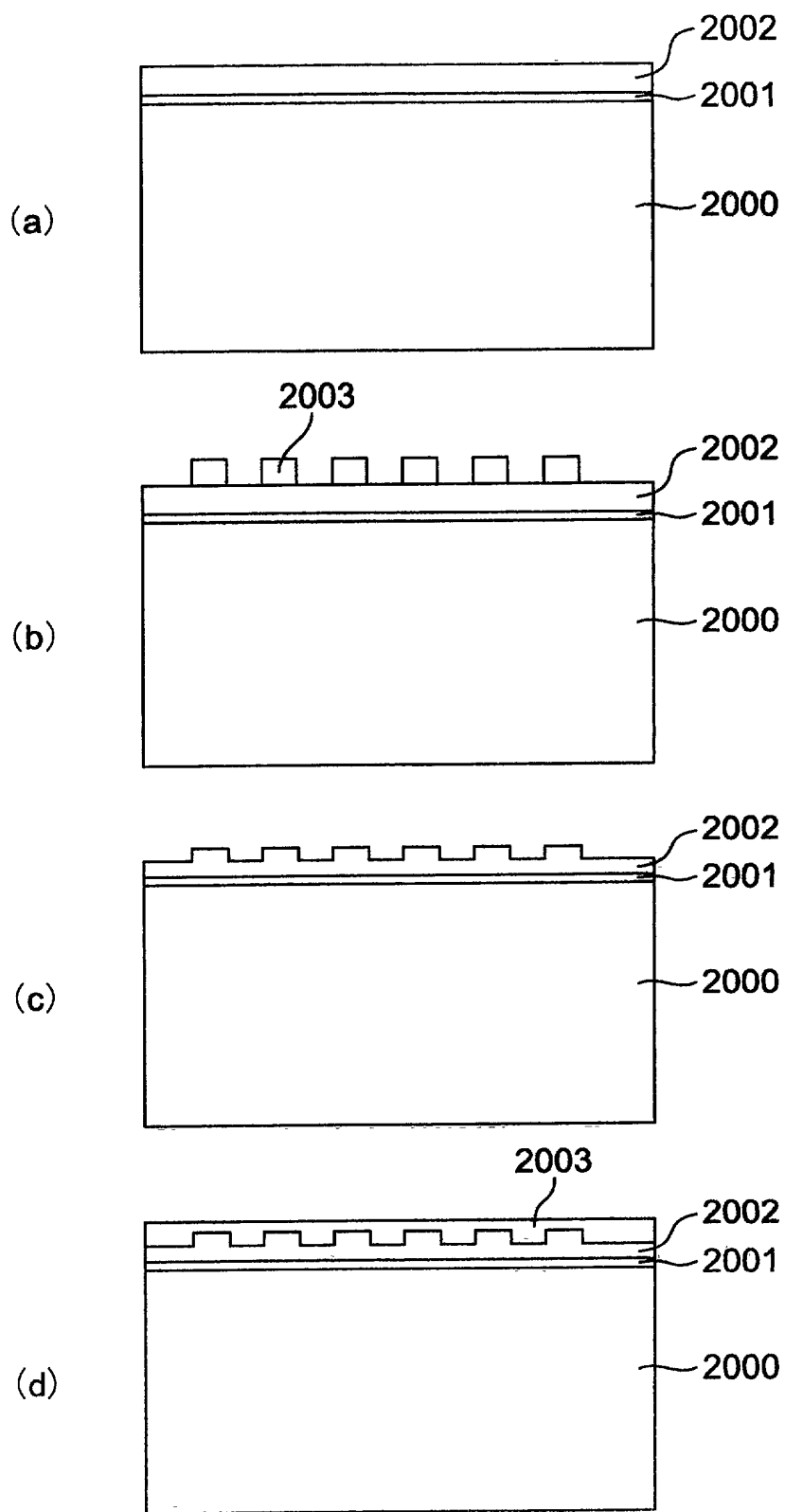
(b)

【図 18】

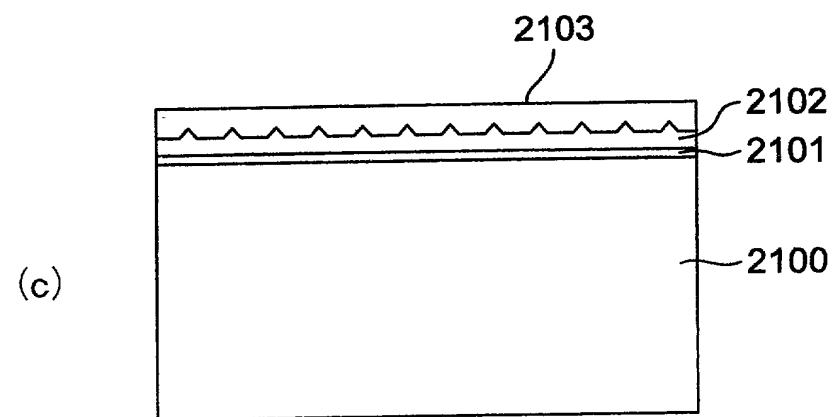
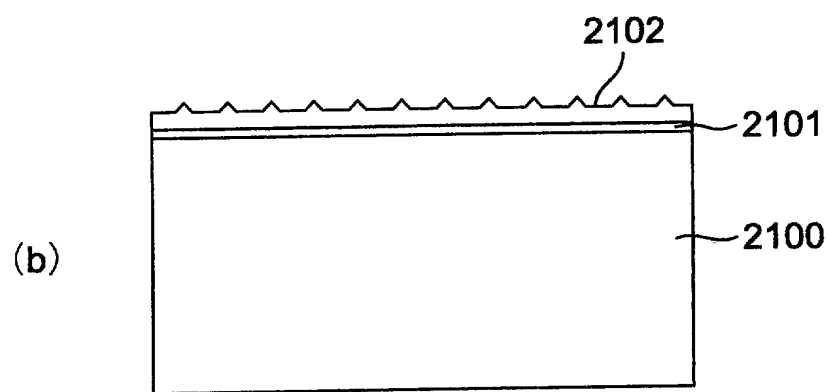
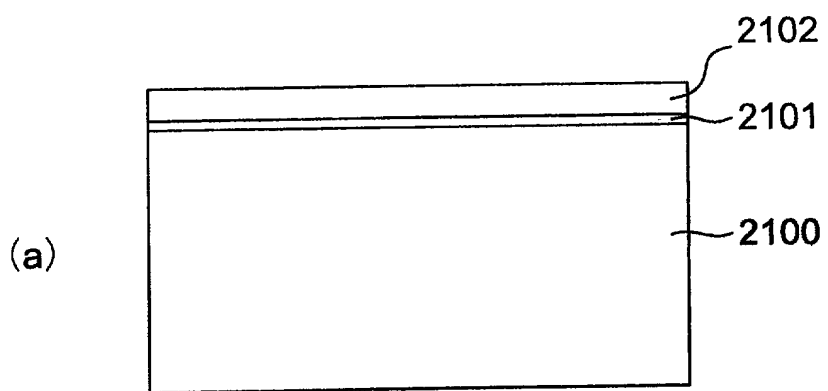


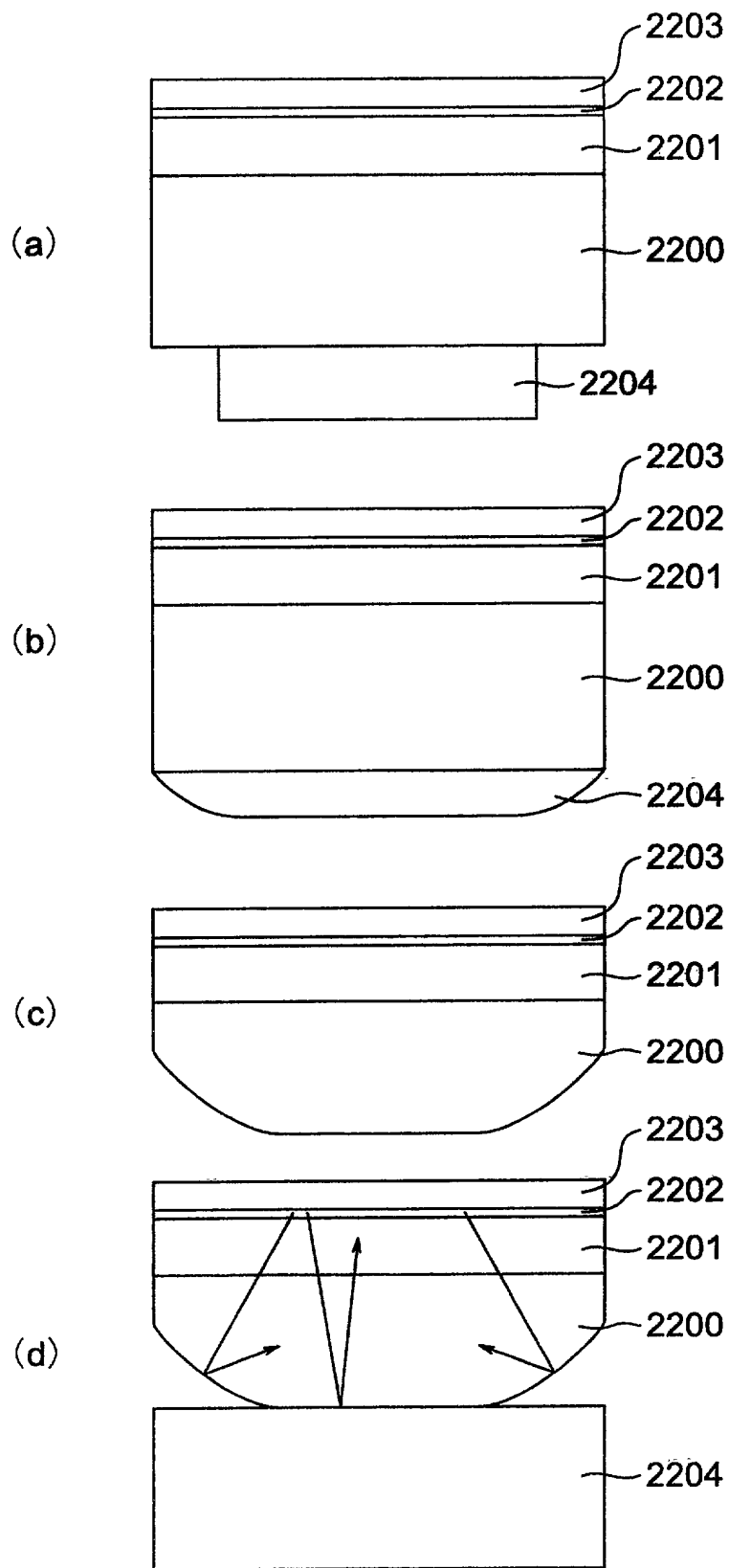
【図 19】



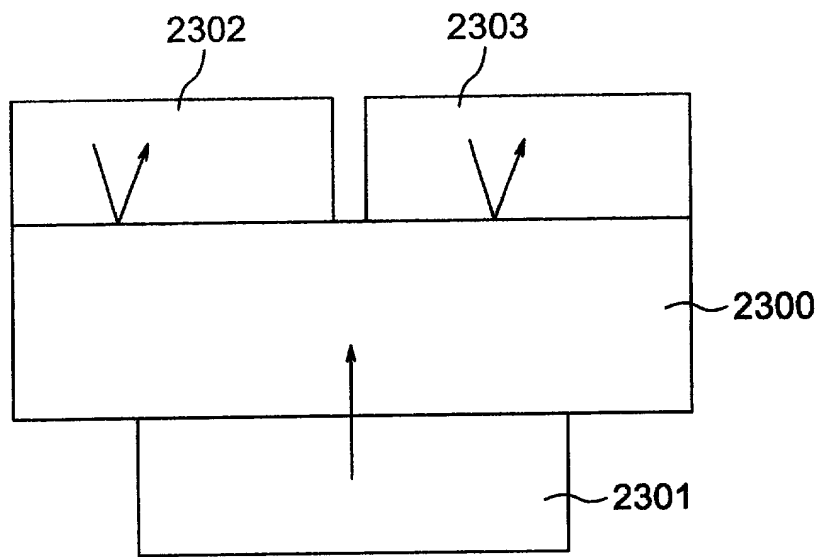




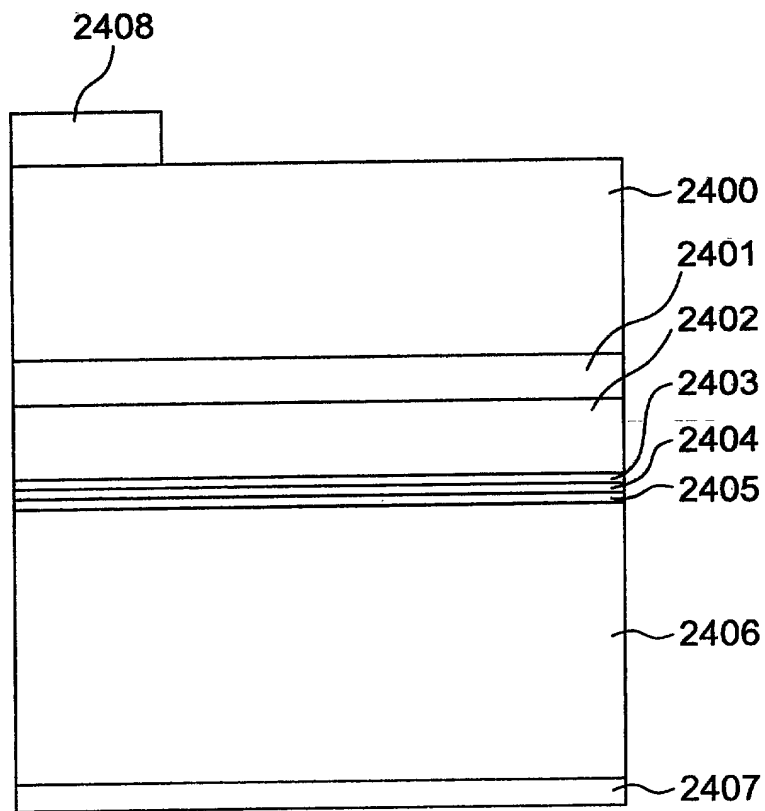


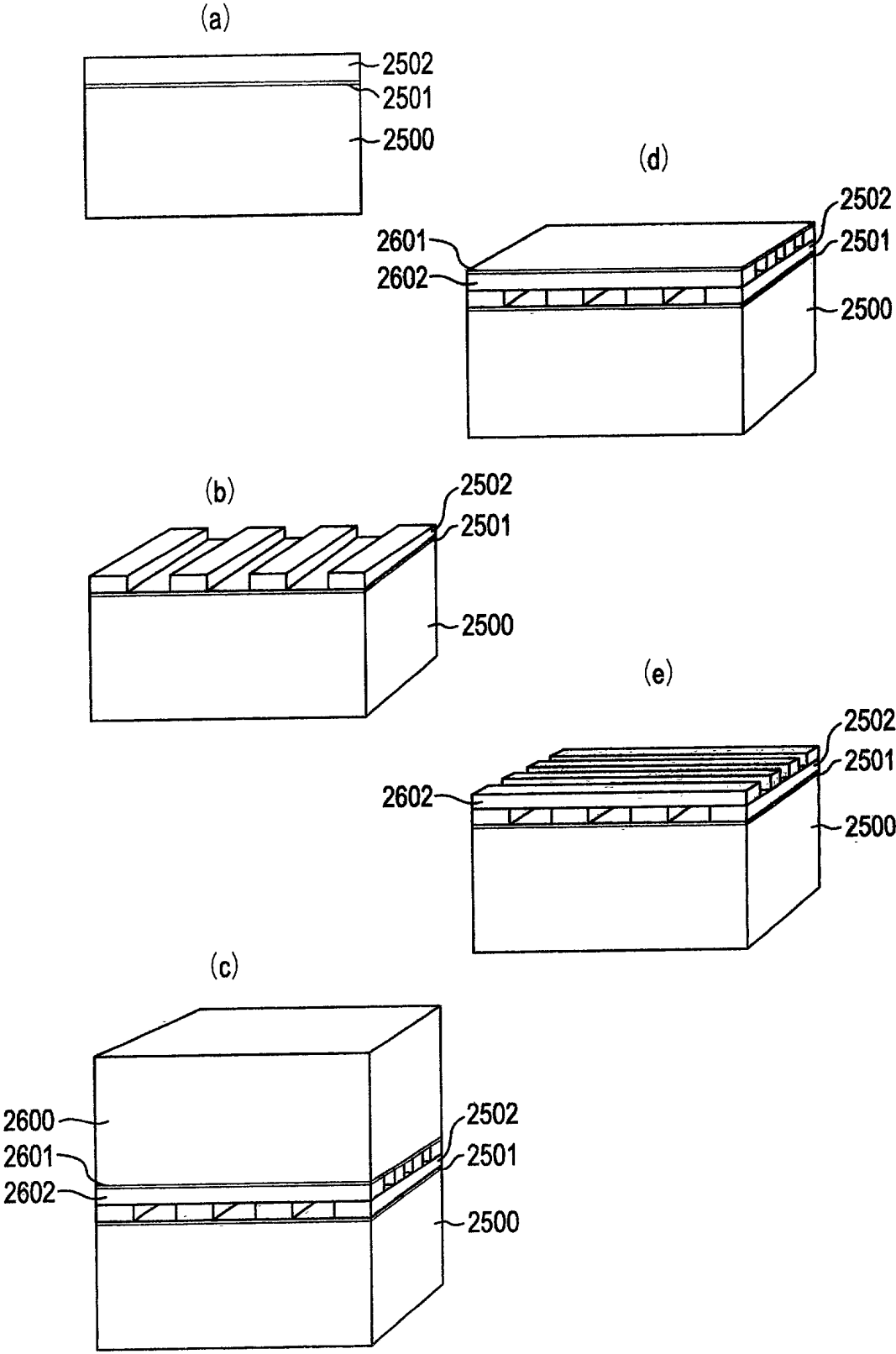


【図 23】

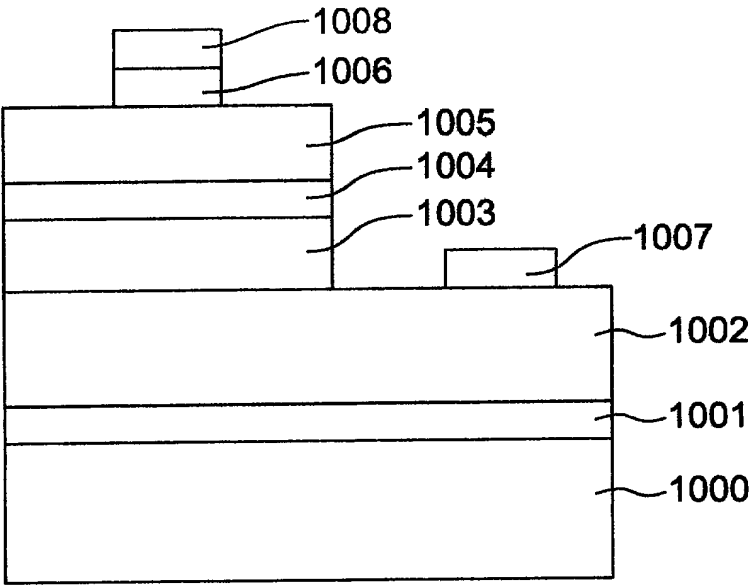


【図 24】

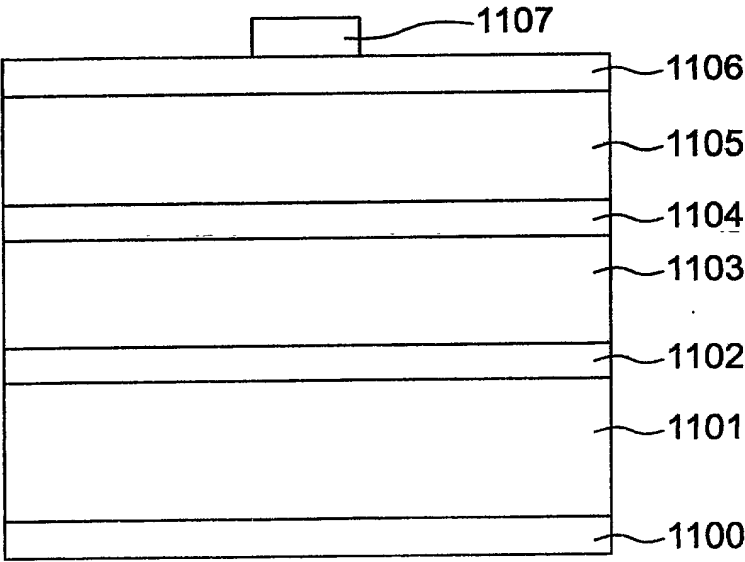


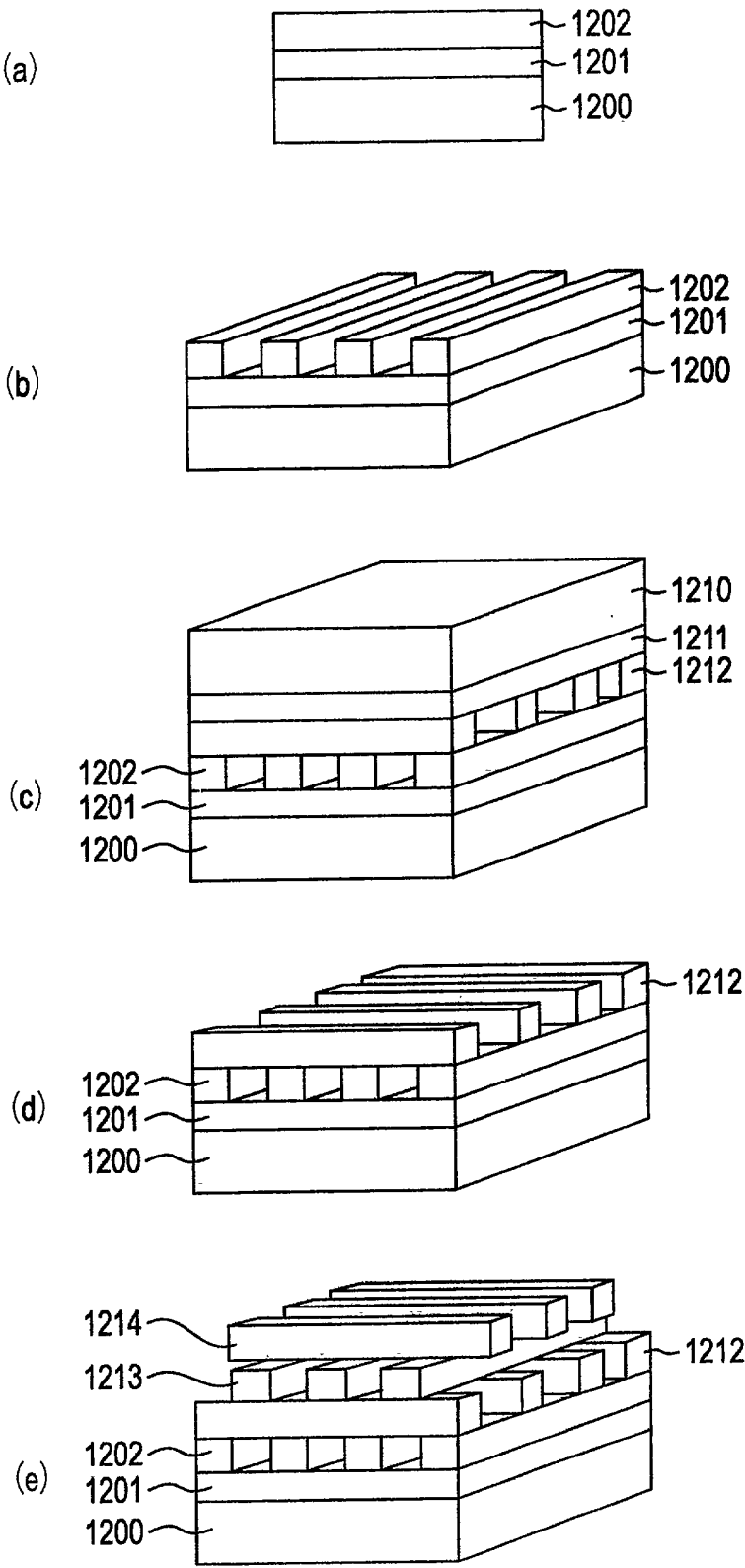


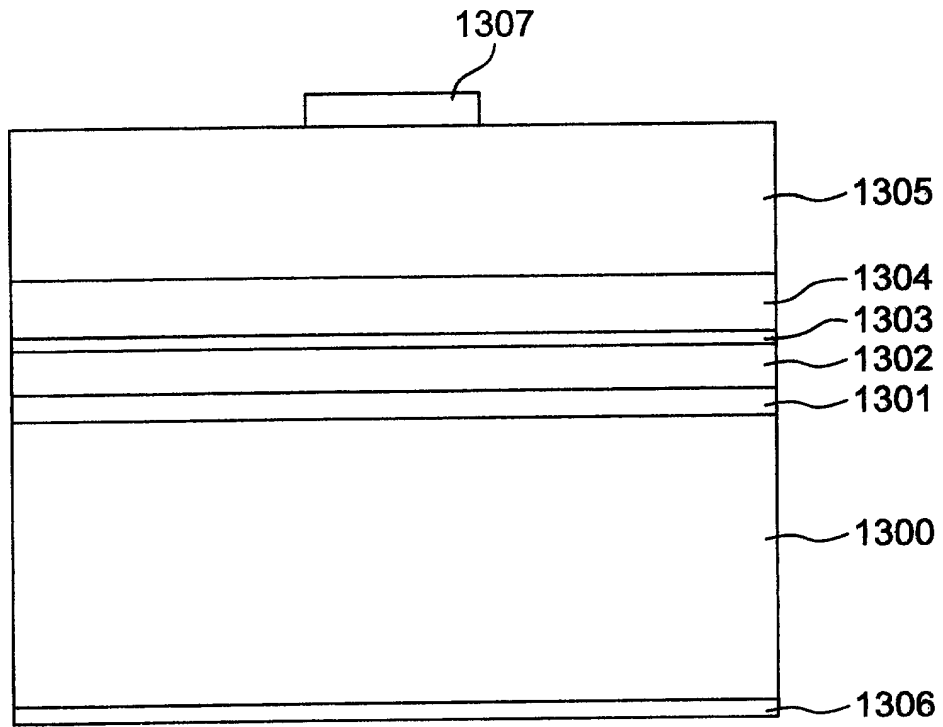
【図 26】



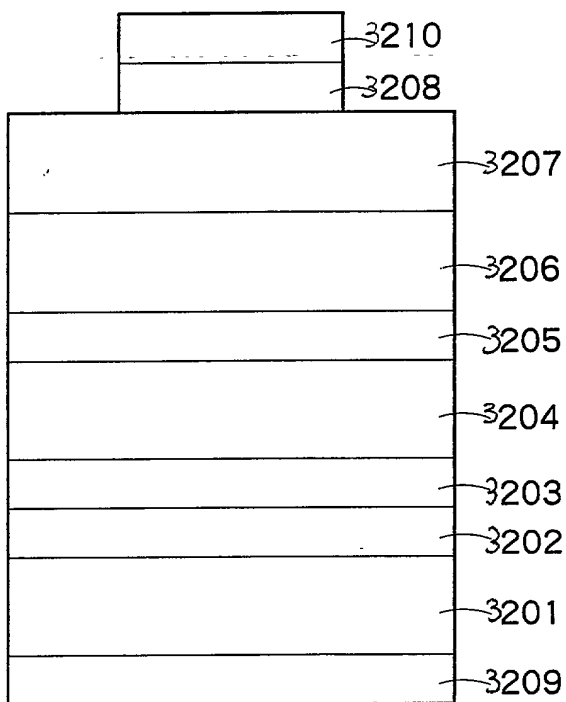
【図 27】







【 30 】





Docket No.

KYOW-900-(US)

**Declaration and Power of Attorney for Patent Application  
English Language Declaration**

As a below named inventor, I hereby declare that:

My residence, post office address and citizenship are as stated below next to my name.

I believe I am the original, first and sole inventor (if only one name is listed below) or an original, first and joint inventor (if plural names are listed below) of the subject matter which is claimed and for which a patent is sought on the invention entitled:

**SEMICONDUCTOR LIGHT-EMITTING ELEMENT**

the specification of which (check one)

☒ Is attached hereto.

☐ was filed on \_\_\_\_\_  
as United States Application No. or PCT International Application No. \_\_\_\_\_  
and was amended on \_\_\_\_\_ (if applicable).

I hereby state that I have reviewed and understand the contents of the above-identified specification, including the claims, as amended by any amendment referred to above.

I acknowledge the duty to disclose to the United States Patent and Trademark Office all information known to me to be material to patentability as defined in Title 37, Code of Federal Regulations, Section 1.56.

I hereby claim foreign priority benefits under Title 35, United States Code, Section 119(a)-(d) or Section 365(b) of any foreign applications(s) for patent or inventor's certificate, or Section 365(a) of any PCT international application which designated at least one country other than the United States, listed below and have also identified below, by checking the box, any foreign application for patent or inventor's certificate or PCT international application having a filing date before that of the application on which priority is claimed.

**Prior Foreign Application(s)**

Priority Not  
Claimed

1999-176795 (Number)	Japan (Country)	June 23, 1999 (Filing Date)	<input type="checkbox"/>
2000-179591 (Number)	Japan (Country)	June 15, 2000 (Filing Date)	<input type="checkbox"/>
_____ (Number)	_____ (Country)	_____ (Filing Date)	<input type="checkbox"/>

I hereby claim the benefit under 35 U.S.C. Section 119(e) of any United States provisional application(s) listed below:

_____ (Application Serial No.)	_____ (Filing Date)
_____ (Application Serial No.)	_____ (Filing Date)
_____ (Application Serial No.)	_____ (Filing Date)

I hereby claim the benefit under 35 U.S.C. Section 120 of any United States application(s), or Section 365(c) of any PCT international application designating the United States, listed below and, insofar as the subject matter of each of the claims of this application is not disclosed in the prior United States or PCT international application in the manner provided by the first paragraph of 35 U.S.C. Section 112. I acknowledge the duty to disclose to the United States Patent and Trademark Office all information known to me to be material to patentability as defined in Title 37, CFR, Section 1.56 which became available between the filing date of the prior application and the national or PCT international filing date of this application:

_____ (Application Serial No.)	_____ (Filing Date)	_____ (Status) (patented, pending, abandoned)
_____ (Application Serial No.)	_____ (Filing Date)	_____ (Status) (patented, pending, abandoned)
_____ (Application Serial No.)	_____ (Filing Date)	_____ (Status) (patented, pending, abandoned)

I hereby declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the application or any patent issued thereon.

POWER OF ATTORNEY. As a named inventor, I hereby appoint the following attorney(s) and/or agent(s) to prosecute this application and transact all business in the Patent and Trademark Office connected therewith:

Mr. Karl A. Limbach, 18,689; Mr. George C. Limbach, 19,305; Mr. John K. Uilkema, 20,282; Mr. Neil A. Smith, 25,441; Veronica Colby Devitt, 29,375; Mr. Ronald L. Yin, 27,607; Mr. Gerald T. Sekimura, 30,103; Mr. Michael A. Stallman, 29,444; Mr. Philip A. Girard, 28,848; Mr. Michael J. Pollack, 29,098; Mr. Stephen M. Everett; Mr. Alfred A. Equitz, 30,922; Mr. Charles P. Sammut, 28,901; Mr. Mark C. Pickering, 36,239; Ms. Patricia Coleman James, 37,155; Ms. Kathleen A. Frost, 37,326; Mr. Alan A. Limbach, 39,749; Mr. Douglas C. Limbach, 35,249; Seong-Kun Oh; Mr. Cameron A. King, 41,897; Ms. Kyla L. Harriel, 39,496; Ms. Mayumi M. Maeda, 40,075; Mr. Michael R. Ward, 38,651; Mr. Roger S. Sampson, 44,314; Mr. Charles L. Hamilton, 42,624; Mr. Andrew V. Smith, 43,132; Mr. Eric N. Hoover, 37,355; and Mr. J. Thomas Mccarthy, 22,420.

Send Correspondence to:

Mr. Ronald L. Yin  
**Limbach & Limbach L.L.P.**  
2001 Ferry Building  
San Francisco, CA 94111

Direct Telephone Calls to: 415-433-4150

Full name of sole or first inventor Koichi Nitta	
Sole or first inventor's signature	Date
Residence Kanagawa-Ken	
Citizenship Japan	
Post Office Address 9-31-403, Higashi-Hongo 6-Chome Midori-ku, Yokohama-shi Kanagawa-ken, Japan	

Full name of second inventor, if any Haruhiko Okazaki	
Second inventor's signature	Date
Residence Kanagawa-ken, Japan	
Citizenship	
Post Office Address 403, Prejure-Maison; 270, Aza-Yamashita, Gumyoji-cho; Nimami-ku, Yokohama-shi; Kanagawa-ken, Japan;	

## Continuation of Inventors:

Full name of third inventor, if any Yukio Watanabe	
Sole or first inventor's signature	Date
Residence Kanagawa-Ken	
Citizenship Japan	
Post Office Address 6-13, Yokodai 5-Chome Isogo-ku, Yokohama-shi Kanagawa-ken, Japan	

Full name of fourth inventor, if any Chisato Furukawa	
Second inventor's signature	Date
Residence Kanagawa-ken, Japan	
Citizenship	
Post Office Address 3562-2, Kami-Ogino, Atsugi-Shi Kanagawa-ken, Japan;	